

Technical Info

Le “Smeerpip-11” (1^{ère} partie)

De Smeerpip-11 (deel 1) Door/par PA0WV – Traduit par ON5WF (MNS)

Introduction

A l'époque, il y a longtemps, vers 1956, PA0CX publia dans Electron, l'organe du VERON, un article décrivant le “Smeerpip”. Dans un tube cathodique à rémanence élevée avec un phosphore P-11, la déviation horizontale du faisceau électronique était assurée, via un amplificateur à tubes, par un potentiomètre commandé manuellement et couplé mécaniquement à un condensateur variable. Ce condensateur faisait varier la fréquence d'un oscillateur de ± 20 kHz autour de 455 kHz. Le signal de l'oscillateur était envoyé à travers un filtre constitué de deux treillis en cascade (réalisé à partir de cristaux FT243 faciles à obtenir à l'époque), à un redresseur permettant de déterminer l'amplitude du signal. Cette amplitude assurait la déviation verticale du faisceau électronique. De cette façon, en donnant au potentiomètre “un tour de manivelle”, on obtenait sur l'écran du tube cathodique, la courbe de réponse fréquentielle (bande passante) du filtre en treillis, ce qui permettait la mise au point de ce filtre. Pas très pratique cependant, car il n'y avait pas d'amplificateur logarithmique pour la déviation verticale. Il était donc difficile d'effectuer des mesures en dessous de 30 dB.

L'exemplaire du smeerpip que j'avais construit à l'époque, a mal résisté à l'épreuve du temps, voir la **photo1**. Celui-ci nécessite donc une mise à jour, et cela va se faire à la sauce numérique, d'où le nom de ce nouveau-né: “Smeerpip-11”.

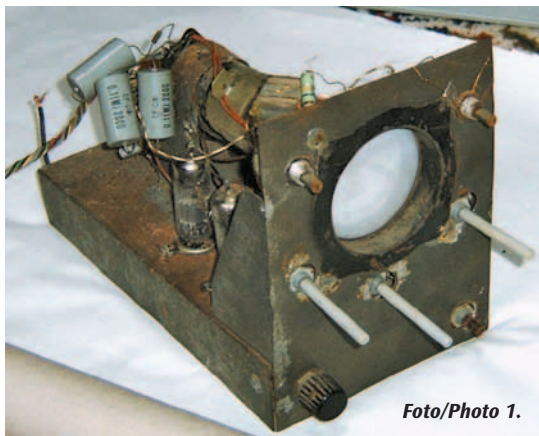
Cet article décrit une réalisation, mais la réalisation de ce circuit m'a procuré beaucoup de plaisir et peut être vous stimulera-t-il pour entreprendre vous même une vraie réalisation personnelle, à savoir une combinaison de penser, concevoir, modifier, s'émerveiller, mesurer et construire, autant que faire se peut avec les composants dont on dispose, pour autant que la qualité du nouveau-né n'en souffre pas.

La conception

On utilise ici un oscillateur sinusoïdal réglable d'Analog Devices, le AD9851, avec une fréquence d'échantillonnage f_s de 180 MHz. Ce DDS (Direct Digital Synthesizer) doit être suivi d'un filtre passe-bas pour éliminer les fréquences perturbatrices à $(180-f_c)$ MHz, f_c étant la fréquence de sortie désirée. Pour sortir sur 50 Ω et pour compenser la courbe du filtre et la décroissance naturelle du signal avec l'augmentation de la fréquence f_c , suivant $S_i(\pi^*f_c/f_s)$, le filtre doit être suivi d'un atténuateur réglable. Pour cela, le CI AD8321 d'Analog Devices convient. Il est même réglable sur une plage de 53 dB, en 71 pas de 0,75 dB environ et a une bande passante de 0 à 100 MHz. Le AD9851 fonctionne avec une fréquence d'échantillonnage de 180 MHz, de sorte qu'avec le wobulateur, nous pouvons mesurer des filtres jusqu'à au moins 70 MHz, sans devoir imposer des exigences importantes au filtre passe-bas suivant le AD9851.

Inleiding

Destijds, lang geleden, rond 1956, publiceerde PA0CX in Electron – het ‘orgaan’ van de VERON – een artikel waarin de “Smeerpip” werd beschreven. Een lang nalichtend kathodestraalbuisje met een P-11 fosfor werd via buizenversterkers horizontaal afgebogen met een handbediende potmeter die op een as zat gemonteerd samen met een afstemcondensator. Die afstem-C varieerde de frequentie van een oscillator rond de 455 kHz, zeg maar + en - 20 kHz. Het oscillatorsignaal werd in een cascade dubbel lattice filter gestopt, dat opgebouwd was uit toen vlot in de dump verkrijgbare FT243 kristallen, en van de uitgang van dat filter werd middels een piekelijkrichter de amplitude bepaald. Die amplitude zorgde voor de verticale afbuiging van de kathodestraal. Aldus kon je een middenfrequentfilter, in casu dat lattice filter, trachten af te regelen, omdat de doorlaatcurve op de smeerpip kwam te staan als je een zwengel aan de potmeter gaf. Wel lastig, want er was geen logaritmische versterker voor de verticale afbuiging, dus dieper dan pakweg 30 dB kon je niet meten.



Mijn destijds gebouwde exemplaar van de smeerpip heeft de tand des tijds nauwelijks doorstaan, zie **foto1**. Die vraagt dus nodig om een update, en dat gaat dan gebeuren op de digitale toer, vandaar de naam van de nieuwe boreling: “Smeerpip-11”.

Dit is een nabouwartikel, maar tevens neemt het u mee op de ontdekkingsreis van het realiseren van deze schakeling, een spannende en veel plezier gevende reis,

die u wellicht stimuleert om ook eens aan echte zelfbouw te doen, wat een combinatie is van denken, ontwerpen, veranderen, verwonderen, meten en bouwen, zoveel mogelijk met aanwezig junkboxpul, mits de kwaliteit van je boreling daar niet onder lijdt.

Het concept ontwerp

De opzet maakt gebruik van een digitaal instelbare sinusoscillator van Analog Devices, de AD9851, met een samplefrequentie f_s van 180 MHz. Die DDS (Direct Digital Synthesizer) moet gevolgd door een laagdoorlatend filter om stoorfrequenties op $(180-f_c)$ MHz te verwijderen, waarbij f_c de gewenste uitgangsfrequentie is. Om op 50 Ω uit te komen en om de filtercurve en de natuurlijke afval van het signaal bij toenemende frequentie f_c volgens $S_i(\pi^*f_c/f_s)$ te compenseren, is een in verzwakking regelbare versterker erachter vereist, waarvoor het Analog Devices type AD8321 geschikt is. Die is zelfs regelbaar over 53 dB, in 71 stapjes van ongeveer 0,75 dB en in doorlaatkarakteristiek recht van DC tot 100 MHz. De AD9851 draait op een samplefrequentie van 180 MHz, zodat filters die we met de wobulator willen meten, tot ruim 70 MHz bemeten kunnen worden, zonder hoge eisen aan het laagdoorlatende filter achter de AD9851 te hoeven stellen.

Cela a fait l'objet d'un article en deux parties dans Elektuur du 10 2003 (Signaalgenerator), sous la signature de PE1GIC. La partie analogique a été achetée en kit, le tout devant constituer un wobulateur avec fréquence centrale et excursion réglable. Le print peut encore être commandé aujourd'hui chez Elektor sous le numéro 020299-1. Il est en fait nécessaire car les IC SMD sont difficiles à raccorder sans print.

La détection du signal à la sortie du filtre à mesurer (le DUT: device under test) est effectuée aussi par un IC d'Analog Devices, à savoir le AD8307, qui comprend un ampli logarithmique et une fonction de détection sur plus de 90 dB. On peut pour cela avoir sur l'écran une échelle verticale logarithmique permettant de voir la courbe de réponse du filtre sur 90 dB (10 dB/div), avec une échelle horizontale linéaire pour la fréquence.

Pour l'affichage, le plus simple est d'utiliser un scope avec possibilité de fonctionnement en mode XY. La largeur de la bande de fréquence des signaux envoyés au scope n'est que de quelques centaines de Hz. Donc, n'importe quel scope, aussi simple soit-il, devrait convenir, pourvu que les déviations X et Y soient accessibles de l'extérieur. On peut aussi évidemment utiliser séparément un tube cathodique de récupération de 7 cm, du type montré à la **photo 1**; on le pilotera par une paire de transistors en longue queue (ça marche aussi avec des tubes), supportant quelques centaines de volts au collecteur. Les positions et les amplifications X et Y doivent être réglables afin de pouvoir calibrer l'image sur l'écran. L'impédance d'entrée des amplificateurs doit être élevée ($> 1 \text{ M}\Omega$) et la sensibilité des entrées X et Y doit être au minimum de 0,25 V/div.

Le AD9851 a une fréquence d'échantillonnage de 180 MHz et comprend un DAC à 12 bits qui sert à donner une enveloppe sinusoïdale aux impulsions d'échantillonnage. La fréquence peut être réglée au moyen de 5 bytes qui peuvent être envoyés au circuit en série ou en parallèle; parmi ces 5 bytes, 4 (32 bits) déterminent la fréquence. Le premier byte est utilisé pour le réglage d'un éventuel déphasage ainsi que pour d'autres modes. L'incrément minimum de fréquence vaut donc, pour une augmentation de 1 bit du mot de 4 bytes, $180 \text{ MHz}/232$, soit environ 0,04191 Hz, ou pour être précis: $9^*57/224 \text{ Hz}$ (pour de plus amples informations, voir mon article sur le synthétiseur dans CQ-PA n° 3 de 2008; on pourra le trouver sur <http://pa0wv.home.xs4all.nl/zelfbouw.html> sous le lien DDS).

Nous désirons fixer à 0,1 Hz l'incrément minimum pour l'augmentation de la fréquence à partir de la fréquence centrale f_c du wobulateur. Cela est nécessaire notamment lorsque l'on désire effectuer des mesures sur des quartz. Cet incrément est alors l'inverse du montant calculé divisé par 10. Donc $223/(32^*58)$. Nous avons besoin de ce nombre pour calculer le réglage du AD9851 pour chaque fréquence introduite sur l'afficheur, en multipliant cette fréquence par 10 fois le nombre en question. Ce nombre est calculé en binaire au moyen d'un petit programme en C, et s'écrit en notation hexadécimale: 2,62D6FCB00F. Maintenant, cela va de soi que nous ne devons conserver qu'un nombre de décimales binaires (binimales) aussi faible que possible, de façon à réduire les temps de calcul. Pour cela, un autre petit programme détermine combien de groupes de 8 binimales (bytes) il faut garder, de façon à ce que dans le cas de la fréquence maximum théorique de 90 MHz, l'erreur d'arrondi ne dépasse pas 0,1 Hz. Il s'est avéré que 4 bytes suffisaient. On peut aussi raisonner de la façon suivante: en multipliant 90 MHz avec une erreur de 0,1 Hz, il faut calculer avec une précision de $1/(9E8) = 1.1E-9$, soit en binaire, 3,32 fois autant de binimales, donc 30, ce qui nous amène à une mantisse de 4 bytes puisque nous travaillons avec des bytes entiers. Le nombre avec lequel nous aurons à travailler vaut donc, en notation hexadécimale: 2,62D6FCB.

Le nombre minimum n de binimales nécessaires pour représenter un nombre décimal D vaut $n = \log(D)/\log(2)$. Si vous obtenez par exemple 31,1, il ne faut pas arrondir vers le bas mais vers le haut, donc 32 dans ce cas.

Dans le cas de filtres très raides, il est important de pouvoir modifier lentement la fréquence. Pour ce faire, il est possible d'obtenir l'effet de

Dat alles zit reeds in een in Elektuur door PE1GIC gepubliceerde, uit twee delen bestaande Signaalgenerator (nr 10 2003). Het analoge ingeblikte deel is hier als bouwdoosje aangeschaft en in elkaar gesoldeerd om er een wobulator mee te maken met een instelbare centraalfrequentie en instelbare sweep. De print is heden nog leverbaar bij Elektor onder nummer 020299-1 en benodigd omdat SMD IC's zonder print uiterst moeilijk zijn aan te sluiten.

Detectie van het uitgangssignaal na het te meten filter, oftewel het DUT (device under test), gebeurt door eveneens een IC van Analog Devices, AD8307, die een logversterker en detectiefunctie heeft over ruim 90 dB. Je kunt daardoor een verticale schaal op de display hebben die logaritmisch over 90 dB de filtercurve laat zien, dus 10 dB/div verticaal, en horizontaal lineair de frequentie.

Voor de display kan het makkelijkste gebruik worden gemaakt van een scope met XY-inputmogelijkheid. De bandbreedte van de laagfrequentsignalen die aangeboden worden aan de scope is maar een paar honderd Hz, dus vrijwel elk exemplaar, hoe simpel ook, volstaat, mits de X- en Y-afbuiging extern aanstuurbaar zijn. Je kunt er natuurlijk ook een apart 7cm kathodestraalbuisje met elektrostatische afbuiging uit de junkbox voor gebruiken, van het type dat **foto 1** toont, dat je aanstuurt met een paar torren in long tailed pair (buizen mogen ook) die een paar honderd volt op de collector kunnen hebben. X- en Y-positie en de X- en Y-versterking moeten regelbaar zijn om het beeldscherm te kunnen calibreren. De ingangsimpedantie van de versterkers moet hoog ($> 1 \text{ M}\Omega$) zijn en de gevoeligheid van X- en Y-ingang moet minimum 0,25 V/div zijn.

De AD9851 heeft een samplefrequentie van 180 MHz. Inwendig is een 12 bits DAC aanwezig, die voor een sinusvormige omhullende van de monsterpulsen zorgt. De frequentie kan worden ingesteld met 5 bytes die serieel of parallel kunnen worden ingeklokt, waarvan er 4 stuks (32 bits) de frequentie bepalen. Het eerste byte is altijd een voorloper voor instelling van een eventuele faseverschuiving, en nog wat mode-instellingen. Het increment in afgegeven frequentie als het aangeboden 32 bits frequentiedeel van het digitale woord met 1 verhoogd wordt, is dus $180 \text{ MHz}/2^{32}$ en dat is ongeveer 0,04191 Hz, om precies te zijn: $9^*57/2^{24} \text{ Hz}$ (zie artikel synthesizer CQ-PA 2008 nr 3 van mijn hand voor uitleg, dat is te vinden op <http://pa0wv.home.xs4all.nl/zelfbouw.html> onder de link DDS).

We willen het increment bepalen voor de verhoging van de frequentie met 0,1 Hz voor de ingestelde centraalfrequentie f_c van de wobelaar, omdat we dat bedrag als kleinste instelincrement willen hebben. Zoiets is namelijk nodig als je kwarts kristallen als DUT gaat bemeten. Dat increment is dan het reciproque van het berekende bedrag gedeeld door 10. Dus $2^{23}/(32^*58)$. Dit getal hebben we nodig om bij elke op de display ingestelde frequentie f_c de instelling van de AD9851 te berekenen, door die ingestelde frequentie met 10 maal dat getal te vermenigvuldigen. Dat getal is met een ad hoc geschreven C-programmaatje bepaald als binair getal, dat in hexadecimale notatie luidt: 2,62D6FCB00F. Nu is het vanzelfsprekend zo dat we liefst zo weinig mogelijk binaire decimalen (beter: binimalen) meenemen om rekentijden te bekorten en daarom is met een ander programmaatje vastgesteld hoeveel groepjes van 8 binimalen (bytes) je mee moet nemen, om bij een instelling van 90 MHz het theoretische maximum, niet meer dan 0,1 Hz instelfout te hebben tengevolge van de afronding. Dat blijken dan 4 bytes te zijn. Een en ander is ook wel op zijn Jan-Boeren-Fluitjes oftewel JBF te bepalen door te beredeneren dat je bij vermenigvuldiging van 90 MHz met een fout van 0,1 Hz op $1/(9E8) = 1.1E-9$ nauwkeurig moet rekenen en binair zijn dat 3,32 maal zoveel binimalen, dus 30, zodat we, omdat we met hele bytes werken, op 4 bytes mantisse uitkomen. Het bewuste getal waarmee we zullen werken is aldus in hexnotatie bepaald op 2,62D6FCB.

Het aantal binimalen n dat nodig is om een decimaal getal D te representeren is te berekenen uit $n = \log(D)/\log(2)$. Kom je dan uit op, laten we zeggen 31,1, dan niet naar beneden afronden tot 31, maar naar 32 benodigde binimalen. Als je immers volgens berekening 31,1 levende apen in een telefooncel kan proppen, gaan er 31 levend in geen 32.

rémanence en transformant le scope en un scope à mémoire, et cela en numérisant, au moyen d'un DAC à 8 bits, pour au maximum 256 fréquences qui seront réparties sur la déviation horizontale, les mesures du détecteur logarithmique AD8307. Ces mesures numérisées seront mémorisées dans la mémoire SRAM du processeur utilisé: le AT90S8515 de Atmel; avec ses 512 bytes de SRAM, il offre suffisamment de possibilités pour cette opération. Le contenu de la mémoire, correspondant à une image, est alors affiché de manière périodique 50 fois par seconde, accompagné d'un signal en dent de scie. On en reparlera plus loin.

Un afficheur LCD à deux lignes et 16 caractères par ligne, branché sur le port B du processeur, montre les données de réglages requises. La commande se fait via un actionneur anti-rebond MC14490 – un CI ordinaire convient peut être aussi comme anti-rebond – et par ailleurs avec un bouton poussoir qui détermine le mode, comme ceux qui sont aussi utilisés dans mon projet de synthétiseur.

Bourne, le fabricant de l'actionneur mentionne cet IC comme anti-rebond, ainsi que la grandeur de C pour l'horloge interne. Je disposais de cet IC, mais l'anti-rebond devrait aussi pouvoir se faire avec le processeur. Il n'y a pas de temps disponible pour une boucle d'attente dans l'interruption, car dans ce cas, l'affichage sur le scope n'est pas stable. Dans le cas où une interruption (due à un rebond) intervient trop vite selon l'état d'un compteur teller_1 remis à zéro à chaque interruption, cette interruption est simplement ignorée et donc, après la remise à zéro du compteur, on sort de nouveau directement de l'interruption sans autre action. Par ailleurs, juste avant de sortir de la routine de traitement des interruptions, d'autres interruptions éventuellement pendantes sont remises à zéro car, étant donné la courte durée du traitement de l'interruption, elle doivent être considérées comme résultats de rebonds. Comme l'IC anti-rebond fonctionne parfaitement, cette alternative n'a pas été étudiée plus en détail.

Une * (étoile) que l'on peut déplacer sur l'afficheur au moyen du bouton poussoir mode, indique, au moment considéré, quel est le paramètre concerné par l'actionneur. Les mêmes considérations et contremesures sont valables ici en ce qui concerne le rebond. Le MC14440 peut gérer l'anti-rebond pour 5 canaux simultanément, deux pour l'actionneur et maintenant, le troisième pour le bouton de mode, le problème est donc réglé de cette façon. Nous avons alors (voir la **figure 6** avec l'organisation de l'afficheur): une indication de la fréquence f_c avec une résolution de 0,1 Hz; une incrémentation delta de la fréquence f_c entre 0,1 Hz et 10 MHz par clic de l'actionneur, une incrémentation de la fréquence de la déviation par pas d'un facteur 10, sur la largeur de 10 divisions sur l'écran du tube cathodique, entre 1 Hz et 10 MHz par division; un affichage en dB du niveau de sortie du générateur de signal, de façon à pouvoir utiliser au mieux le domaine dynamique du détecteur logarithmique, de +17 dBm à -80 dBm; un champ sur l'afficheur qui indique si la fréquence affichée est celle de la grandeur de la déviation par division, ou celle de la fréquence centrale f_c ou encore s'il s'agit du temps de mesure par déviation (sujet développé plus tard dans le processus de conception). Par temps de mesure par déviation, on entend le temps total pour une nouvelle mesure de la réponse fréquentielle du DUT pour une déviation complète sur l'écran. Voir plus loin pour une explication de ce dernier point.

Si nous sélectionnons sweep (S), le champ indiquant la fréquence centrale se modifie en déviation en Hz/div sur l'écran du scope; ou si nous choisissons T, nous avons le temps de mesure totale par déviation. Toutes ces grandeurs peuvent être modifiées au moyen de l'actionneur, dans l'intervalle des valeurs proposées.

Pour le balayage, cela n'a pas de sens de pouvoir définir chaque valeur aléatoire. Pour cette raison, j'ai opté pour des balayages avec 256 mesures par 10 divisions sur l'axe horizontal de l'oscilloscope. Cela donne cependant une valeur bizarre de 2,56 Hz par division sur l'écran

Je kunt, als je langzaam je frequentie wilt wijzigen, wat belangrijk is bij erg scherpe filters, de smeerpijpegeheugenfunctie van een nalichende fosfor ook digitaal bereiken door de scope om te transformeren tot een geheugenscope. Dat gebeurt dan door de meetwaarden uit de logaritmische detector AD8307 voor ten hoogste 256 frequenties, waarin de sweep in de X-richting verdeeld kan worden, te digitaliseren met een 8 bits ADC en op te slaan in het SRAM van de gebruikte Atmel processor AT90S8515 die met 512 bytes SRAM daar ruim voldoende gelegenheid voor biedt, en die dan periodiek ongeveer 50 keer per seconde dat plaatje afspeelt, vergezeld van een zaagtandoutput. Daar wordt verderop nog nader op ingegaan.

Een tweeregelig 16 karakter/regel LCD display op uitgangspoort B van de processor toont de benodigde instelgegevens. De bediening gebeurt door een met een MC14490 debounced actuator – een ordinaar C'tje werkt wellicht ook als debouncer – en voorts met een drukknop die de mode bepaalt, zoals die ook in mijn opgemelde synthesizerontwerp zijn toegepast.

Bourne, de fabrikant van de actuator, adviseert dit IC als debouncer, inclusief de grootte van de C voor de intern opgewekte klok. Ik had het IC'tje liggen, maar de debouncing zou ook met de processor moeten kunnen gebeuren. Voor een wachtloop in de interrupt is geen tijd, omdat de display op de scope dan hapert, maar als een volgende (bounce) interrupt te snel optreedt blijkt de stand van een in de processor aanwezige teller_1 die bij elke interrupt gereset wordt, wordt die interrupt gewoon genegeerd en dus na het resetten van de teller direct weer uit de interrupt gesprongen zonder verdere actie. Bovendien worden eventuele pending interrupts, vlak voor de interruptafhandeling routine verlaten wordt, gereset, omdat die, gelet op de korte duur van de afhandeling, sowieso geklasseerd dienen te worden als resultaat van bounce. Omdat het debouncer-IC prima werkt, is dat alternatief verder niet onderzocht.

Een met de modedrukknop naar 4 verschillende posities verplaatsbare * (ster) op de display geeft dan aan welke parameter op dat moment door de draaiknop van de actuator bediend wordt. Wat betreft de bounce gelden daar dezelfde overwegingen en tegenmaatregelen voor. De MC14440 kan 5 kanalen gelijktijdig debouncen, twee voor de actuator en nu de derde voor de modeknop, dus dat vergt verder geen moeite. We hebben dan (zie **figuur 6** met een indeling van de display): een frequentieaanduiding van f_c met 0,1 Hz resolutie; een frequentie-increment delta van f_c tussen 0,1 Hz en 10 MHz per actuatoorklik,

een frequentie-increment van de sweep in stappen van een factor 10, over de breedte van 10 schaaldelen op de kathodestraalbuis, tussen 1 Hz en 10 MHz per schaaldeel; een dB output level van de signaalgenerator, zodat we het dynamische bereik van de logaritmische detector van +17 dBm tot -80 dBm optimaal kunnen trachten te gebruiken; een veld op de display dat aangeeft of de frequentieaanduiding op de LCD de sweep-grootte per schaaldeel of de centraalfrequentie f_c is en, later in het ontwerpproces aangebracht, de meettijd per sweep is. Onder de meettijd per sweep wordt de totale tijd verstaan die gemoed is met het opnieuw meten van de frequentieresponse van het DUT over de volle op de scopebuis getoonde sweep. Door scherpe filters kun je namelijk niet zomaar met een noodgang raak sweepen, want dan klopt de output niet meer. Uitleg volgt verderop.

Kiezen we daar sweep (S), dan verandert het veld dat de centrale frequentie aangeeft dus in de sweep in Hz/div op de scopebuis, of als je T kiest, de totale meettijd per sweep, die alle met de actuator gewijzigd kunnen worden in andere waarden van het geboden palet.

Het is niet zinvol voor de sweep elke willekeurige waarde in te kunnen stellen. Daarom heb ik aanvankelijk gekozen voor sweeps bij 256 metingen per 10 schaaldelen op de horizontale as van de oscillograaf. Dat geeft echter een vreemde waarde van 2,56 Hz per schaaldeel op

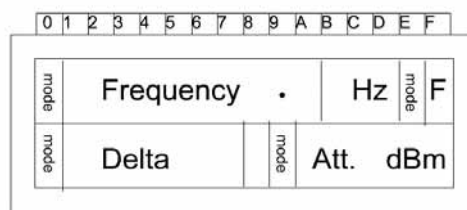


Fig. 6. Organisation de l'afficheur LCD (2*16)

Fig. 6. Indeling LCD display (2*16)

cathodique jusqu'à 25,6 MHz par division par pas de 10. Horizontalement, il y a alors toujours, sur la largeur (10 divisions) de l'écran du scope, 256 mesures, qui ensemble peuvent former une ligne continue représentant la courbe du filtre mesuré. Un petit calcul montre que si l'on prend moins de 256 mesures, 239 notamment, sur l'axe horizontal, on arrive à des valeurs entières pour le balayage, notamment 1 Hz/div à 10 MHz/div, cela, en faisant usage du pas de fréquence minimal (0,04191 Hz) du CI DDS.

En autorisant un balayage nul, l'appareil peut servir aussi comme générateur de signal. Dans ce cas, il ne faut pas de balayage et la dent de scie n'est pas nécessaire non plus. Si le spot reste immobile, on risque de brûler l'écran. Pour cette raison, en cas de non balayage, je laisse quand même la dent de scie, mais toutes les mesures sont faites à la même fréquence f_c . Cela fait donc 0 Hz/div sur le tube. La protection du tube pourrait d'ailleurs se faire automatiquement, en appliquant une tension négative au wehnelt lorsque l'amplitude de la dent de scie X est nulle.

Lorsque la fréquence de balayage tombe en dessous de 50 Hz (valeur minimale de l'oscillateur imposée par les condensateurs de liaison) ou au dessus de 72 MHz, la ligne de fonction est forcée à zéro sur l'écran, ceci pour éviter des interprétations erronées de l'image. Cela peut se faire en mettant hors service l'oscillateur dans ces domaines de fréquences. Dans la boîte d'Électuur, cela n'est pas prévu, mais en réglant le DDS sur 0 Hz, on obtient le résultat désiré, l'oscillateur produisant alors une tension continue qui ne peut traverser les condensateurs de couplage. Il y a aussi un bit de mise à l'arrêt dans la commande digitale et par ailleurs, il est aussi possible de mettre à 0 le drapeau de la mesure dans la mémoire de l'afficheur lorsque l'on sort des limites de mesure, indépendamment du signal de sortie du filtre à mesurer. C'est cette dernière possibilité que j'ai appliquée, avec les résultats désirés à la clé. Le chargement du DDS avec ces valeurs de fréquence hors du domaine de mesure est alors aussi omis.

Les connexions des boîtiers métalliques avec le générateur de signal sur le contrôleur ont été choisies, pour des raisons pratiques, identiques à celles du projet d'émetteur de mesure sur les ports A et C du contrôleur Atmel AT90S8515. L'avantage en est que si vous avez déjà construit ou allez construire un émetteur de mesure, vous pouvez en emprunter le boîtier et y raccorder les deux câbles plats.

L'afficheur LCD se trouve sur le port B sur lequel s'opère aussi la programmation du circuit pendant le développement du programme, cela, via le connecteur à 10 broches spécialement monté à cet effet et noté ICP sur le schéma de la **figure 1**. Cela demande une autorisation de broche sur le contrôleur, de façon à bloquer l'afficheur LCD pendant la programmation. L'ac-

het ksb-scherm (ksb is kathodestraalbuïs) tot 25,6 MHz per schaaldeel in stappen van 10. Horizontaal zijn er over de breedte (10 schaal delen) van het scopebeeld dan altijd 256 metingen, die samen dan een continue lijn kunnen vormen, die de gemeten filtercurve representeert. Na enig gereken blijkt dat als je minder dan 256 metingen, namelijk 239 stuks over de horizontale as neemt, je uitkomt op hele waarden voor de sweep namelijk 1 Hz/div tot 10 MHz/div op de ksb, als je van de minimale stapgrootte van de frequentie (0,04191 Hz) van de DDS chip gebruik gaat maken.

Door ook een nul sweep toe te laten, is het apparaat tevens als signaalgenerator te gebruiken. Er hoeft dan niet gesweept te worden en de zaagtand hoeft dan ook niet te worden afgegeven. Oppassen dat je KSB dan niet inbrandt. Oudere kathodestraalbuïzen kun je daar makkelijk mee vernielen. Dat is de reden dat ik bij de 0-sweep toch een zaagtand afgeef, maar alle metingen op dezelfde frequentie f_c gebeuren. Dat is dus 0 Hz/div op de buis. Het beveiligen van de buis zou overigens automatisch kunnen gebeuren, als de X-zaagtandamplitude 0 is, dat gegeven dan gebruikt wordt om het negatief op de wehnelt op te voeren.

Als de ingestelde sweep tijdens het sweepen beneden de minimale instelling van de oscillator komt, die 50 Hz is gekozen in verband met de scheidingscondensatoren, of boven de 72 MHz, dan wordt, om misinterpretatie van het beeld te vermijden, de functielijn op de beeldbuis geforceerd langs de nullijn op de beeldbuis gehouden. Dat kan door in die gebieden de oscillator uit te schakelen. Daar is geen voorziening voor op de Elektuuroods, maar 0 Hz instelling van de DDS geeft ook het gewenste resultaat, omdat de oscillator dan fasecontinu overgaat in het afgeven van een gelijkspanning die niet door de koppelco's heen kan. Er is ook een powerdown bit in de digitale sturing en verder is het ook mogelijk om als je buiten die meetgrenzen komt, de meting op slag in het displaygeheugen 0 te maken onafhankelijk van wat de signaal-output is van het te bemeten filter. Dat laatste heb ik gedaan, met het gewenste resultaat. Het laden van de DDS met die frequentiewaarden buiten het meetbereik wordt dan tevens achterwege gelaten.

De aansluitingen van de blikken doos met de signaalgenerator op de controller zijn om pragmatische redenen hetzelfde gekozen als bij het meetzenderontwerp op portA en portC van de Atmel controller AT90S8515. Het voordeel daarvan is dat je, als je al eerder een meetzender hebt gebouwd, of nog gaat bouwen, je het doosje daaruit kan lenen en zo om kunt prikken met de twee bandkabeltjes.

De LCD zit op portB waarop tijdens de ontwikkeling van de software ook de in-circuit programming gebeurt, via de daartoe speciaal gemonteerde 10 pins boxed header gemerkt ICP in het schema van **figuur 1**. Dat eist een pentoekening op de

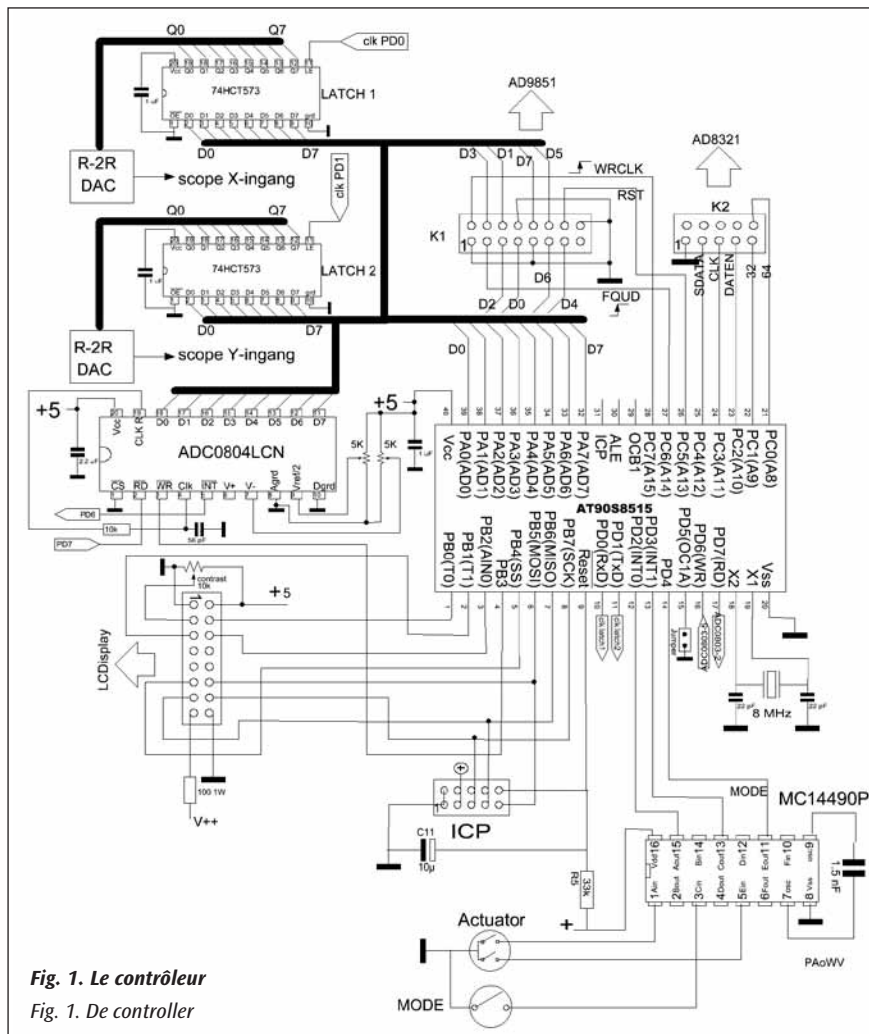


Fig. 1. Le contrôleur
Fig. 1. De controller

tionneur et le bouton de mode exigent tous les deux une interruption externe et sont donc connectés au port D. Sur le port D, il y avait aussi un cavalier permettant de fixer l'amortissement maximum que l'on peut introduire; nous en reparlerons plus en détail plus loin.

Le contrôle du boîtier de l'émetteur de mesure

Le DDS AD9851 est contrôlé en mode parallèle avec 5 bytes via le câble plat K1 (voir le schéma à la **figure 1**). Le premier byte est toujours 0x01, cela correspond à un angle de phase à 5 bits égal à 0, 1 bit de mode powerdown à 0, 1 bit à 0 indiquant que le mode de contrôle est parallèle et non série, et enfin un bit à 1 indiquant que le multiplicateur de l'horloge interne, multipliant l'entrée horloge de 30 à 180 MHz, doit être en service.

Viennent ensuite 4 bytes représentant le mot de 32 bits définissant la fréquence. Le bit de poids le plus fort en premier lieu. Ces 5 bytes sont entrés un à un sur un flanc montant de W_Clk. Et lorsque les 5 bytes sont entrés, la nouvelle fréquence qui vient d'être chargée est générée par le DDS sur un flanc montant de FQ_UD, ce qui signifie frequency update. A l'initialisation, le DDS est fixé sur 10 MHz au moyen des 5 bytes 01 0E 38 E3 8E; ces bytes sont introduits via le port A du microcontrôleur, le W_Clk sur PC7, l'impulsion FQ_UD sur PC6. Pour que le fonctionnement de l'IC soit défini de la sorte, un reset doit d'abord être effectué après la mise sous tension, en plaçant PC5 à l'état haut. Nous verrons que le port A est aussi utilisé, entre autres, par une routine d'interruption. Par conséquent, lorsque nous voulons entrer un byte via le port A pour le DDS, il est nécessaire de supprimer l'interrupt enable afin d'éviter que ce byte soit remplacé par la routine d'interruption avant qu'il ait pu être chargé dans le DDS.

L'amplificateur AD8321 nécessite une tension d'alimentation de 9 V. Cet ampli peut donner jusqu'à 11 dBm maximum sur une charge de 75 Ω . Dans la boîte d'Elektuur, cette charge est transformée en 50 Ω (l'impédance usuelle pour le travail en haute fréquence) au moyen d'un réseau de résistance en demi T. Cette puissance est rudement nécessaire car le détecteur logarithmique AD8307 a besoin d'un maximum de 17 dBm pour une utilisation complète de sa dynamique. Nous sommes donc déjà en manque de 6 dB pour les mesures sur des circuits passifs.

L'amplification peut être réglée numériquement sur 53,4 dB par pas de 0,75 dB, en introduisant l'amplification souhaitée en binaire en mode série, via le câble plat K2. Un byte égal à 0 correspond à l'atténuation maximum et 71 donne l'atténuation minimum. Bien se souvenir lors du développement donc qu'avec un byte nul, on ne voit rien à l'écran du scope. Nous pouvons utiliser ce réglage pour rendre le signal de sortie indépendant de la fréquence. Cela coûte quelques dB (2,4). Mais peut être pas finalement car dans le cas de basses fréquences provenant du DDS, l'amplificateur est quand même un peu surchargé à gain maximum.

Les commandes pour l'amplificateur AD8321 sont DATEN sur le port PC2, clk sur le port PC3 et SDATA sur le port PC4. Lorsque DATEN est à l'état bas, un byte peut être entré en mode série. Le bit à entrer doit être valide pendant les flancs montants et descendants de l'horloge. Le byte d'amortissement doit être présenté avec son MSB (most significant bit) en premier lieu. On tient compte de tout cela dans le programme de contrôle. Etant donné que les pas sont seulement de 0,7526 dB, la valeur désirée en dB doit être multipliée par son inverse, c'est à dire, le nombre binaire en notation hexadécimale, \$1,54. Cela n'a pas de sens de prendre plus de nibbles car la différence entre les 8 bits de définition tombe.

Si le balayage est réglé à zéro, l'appareil fonctionne alors en générateur de signal (émetteur de mesure est un grand mot).

Comme l'actionneur et le bouton de mode font en sorte que toute la programmation de l'afficheur, le calcul des valeurs définies, ainsi que la modification des fréquences du DDS, soient le travail du processeur, celui-ci peut être mis au repos lorsque le balayage est à zéro. Il se réactive lors d'une interruption, lorsque l'on actionne un bouton.

controller, die voorkomt dat tijdens programmeren de LCD enabled wordt. De actuator en modeknop vereisen beide een externe interrupt en zitten dus op portD aangesloten. Op PortD zat ook een jumper die de maximaal instelbare demping bepaalt, waarover verderop meer detail.

De aansturing van de meetzenderdoos

De AD9851 DDS wordt parallel aangestuurd met 5 bytes via bandkabel K1 (zie schema in **figuur 1**). Het eerste byte is altijd 0x01, dat staat namelijk voor een 5 bits fasehoek die 0 is, 1 bit powerdown mode op 0, een bit 0 dat aangeeft dat byte-paralleel wordt gestuurd en niet serieel, en tot slot een bit op 1 dat aangeeft dat de interne clock multiplier die 30 MHz klokinput naar 180 MHz vermenigvuldigt, in moet staan.

Dan komen er 4 bytes die het 32 bits frequentiewoord vertegenwoordigen. Het meest significante eerst. Die 5 bytes worden per stuk ingeklokt door een opflank van W_Clk. En als dat voor de 5 bytes gebeurd is, dan wordt de DDS opgedragen om de nieuw geladen frequentie te gaan genereren op een opflank van FQ_UD, wat staat voor frequentie update. Bij initialisatie wordt de DDS ingesteld op 10 MHz met de 5 bytes 01 0E 38 E3 8E. Dat gebeurt door die bytes aan te bieden via port A van de microcontroller, de W_Clk op PC7, de FQ_UD puls op PC6. Voor het IC op deze wijze ingesteld mag worden, moet er na power-up eerst een Reset worden aangeboden, die actief hoog is op PC5. We zullen zien dat port A onder andere ook door een interrupt serviceroutine wordt gebruikt. Het is dus noodzakelijk om, als we een byte voor de DDS gaan laden in port A, de interrupt enable even af te zetten anders kan dat byte vervangen worden door de interruptroutine voor we het hebben kunnen inklokken in de DDS- chip.

De versterker AD8321 vereist een 9 V voedingsspanning. Deze versterker geeft tot maximaal 11 dBm af in een load van 75 Ω . Met een half T-weerstandnetwerkje en wat vermogenverlies wordt daar 50 Ω van gemaakt in de Elektuurdoos, de gebruikelijke impedantie voor hoogfrequentwerk. Dat vermogen hebben we hard nodig, want de AD8307 logaritmische detector heeft voor volledig gebruik van zijn dynamic range 17 dBm als bovengrens nodig. 6 dB zijn we dus al kwijt door signaalgrek bij passieve DUT's als meetobject.

De versterking kan digitaal worden geregeld over 53,4 dB in stappen van 0,75 dB, door binair serieel de vereiste verzwakking in te kloppen via bandkabel K2. Daarbij is bytewaarde 0 maximale verzwakking en 71 de minimale. Wel even schrikken als je tijdens ontwikkeling 0 instelt, daarmee denkt maximaal signaal te zien en er komt op de scope niks zichtbaars uit de versterker, het regelt dus net andersom. Dat regelen kunnen we gebruiken om het uitgangssignaal onafhankelijk te maken van de frequentie. Kost ook weer een paar (2,4) dB. Of eigenlijk ook niet, want bij lagere frequenties uit de DDS is de versterker bij volle gain toch wat overstuurd.

De bedieningspoten voor de versterker AD8321 zijn DATEN op portbit PC2, clk op portbit PC3 en SDATA op portbit PC4. Als DATEN laag is, kan er een data byte serieel ingeklokt worden. Het in te kloppen bit moet gedurende de op- en de neerflank van de klok geldig zijn. Het dempings-byte wordt met het MSB (meest significante bit) het eerst aangeboden. Met een en ander is in de sturingssoftware rekening gehouden. Omdat de stappen slechts 0,7526 dB zijn, moet de gewenste dB-waarde met de reciproque waarde daarvan worden vermenigvuldigd, dat is het binaire getal in hexnotatie \$1,54. Meer nibbles heeft geen zin, omdat het verschil buiten de 8 instellingsbits valt.

Zet je de sweep op 0, dan is het apparaat dus als signaalgenerator (meetzender is een te groot woord) te gebruiken.

Omdat de actuator en de modeknop ervoor zorgen dat de hele programmering van display, en berekenen van de ingestelde waarden, tezamen met wijziging van de DDS-frequenties de activiteit van de processor is, kan, als de sweep 0 wordt gekozen, de processor worden stilgezet. Hij ontwaakt dan weer op een interrupt, omdat je een knop bedient. Groot voordeel hiervan is dat de processor geen storingen in het meetzen-

Le grand avantage de cela est que le processeur ne perturbe pas le fonctionnement de l'émetteur de mesure, ce qui ne semble pas être le cas pour la conception originale d'Elektuur, car au repos, le processeur continue à scanner un clavier. Il m'a semblé qu'en augmentant l'amortissement, cette perturbation ne se réduit pas sur le connecteur de sortie, bien que le boîtier de l'émetteur de mesure soit fermé par un couvercle et que la gaine du câble coaxial soit soudée au boîtier. Ce mode de fonctionnement présente des inconvénients, car lorsque le processeur se réactive suite à une interruption due à l'actionneur, cela se produit trop lentement. Cela dure plus longtemps que le temps de répétition des impulsions générées par les organes de commande. Comme en plus, l'arrêt de la commande XY peut endommager l'afficheur, cette solution a été abandonnée.

Pour le wobulateur, on peut, si on le désire, réduire le coût du montage en laissant tomber les relais petits signaux (chers) et les autres composants des atténuateurs 64 et 32 dB. Un cavalier permet de choisir entre ces deux solutions. Si le cavalier n'est pas mis, les relais sont nécessaires et sont commandés; dans ce cas, l'afficheur va jusqu'à -142 dBm (ce qui n'a pas de sens). Si le cavalier est placé, les relais ne sont pas commandés et sont donc inutiles; dans ce cas, l'afficheur va jusqu'à -53 dB. Aller plus bas n'est alors pas possible. Par ailleurs, ces atténuations élevées ne sont quand même pas efficaces à cause des signaux perturbateurs comme cela a été décrit plus haut, et aussi à cause de couplages capacitifs dans les étages de l'atténuateur pilotés par les relais. Un analyseur de spectre peut aider dans ce cas. L'atténuateur jusqu'à 53 dB peut rendre des services utiles lorsque l'on effectue des mesures à l'entrée d'un amplificateur ou d'un mélangeur derrière lequel se trouve le filtre. Et cela constitue un bon contrôle sur la calibration verticale de l'affichage.

Si l'on fait usage de la fonction de wobulation, le processeur doit toujours fonctionner pour envoyer de façon continue d'autres valeurs de fréquence au DDS et assurer la production de la dent de scie pour la déviation horizontale du scope, et aussi lire périodiquement la SRAM.

Pour le développement, j'emploie en principe un contrôleur AT89S8253, cependant, celui-ci a malheureusement trop peu de RAM embarquée pour une fonction mémoire d'oscilloscope. Le processeur utilisé ici était dans mon stock et utilisable. Le set d'instructions n'est pas très convivial. Ainsi, lors de la conversion de nombres, il faut simuler les instructions manquantes en retranscrivant le report. Il manque aussi les instructions d'addition immédiate avec et sans report, et en fin de compte, il manque une instruction atomique pour effectuer un échange croisé entre deux registres, ce qui complique le vol et la remise à zéro de valeurs à partir d'une routine d'interruption.

Etant donné que tous les 4 ports sont utilisés, comme le montre le **figure 1**, à savoir, pour le LCD, l'interruption pour les boutons de commande, le cavalier et les latchclocks, et 2 ports pour la commande du DDS et de l'amplificateur, il ne reste plus de port de 8 bits pour fournir la dent de scie sous la forme d'un mot de 8 bit. Pour cette raison, on a installé, pour commencer, un latch à 8 bits 74HCT573P, qui est branché avec le DDS sur le portA, de façon à ce que les commandes du DDS et de la dent de scie puissent être multiplexées. La broche PD0 du port D fournit le signal d'horloge du latch à 8 bits pour la dent de scie. Le signal d'horloge détermine alors laquelle des fonctions raccordées "avale" la donnée sur le port A.

On pourrait aussi opter pour un compteur 8 bits à sortie parallèle qui nécessiterait deux broches de commande du contrôleur, notamment l'horloge et la remise à zéro. Mon choix a été déterminé par le risque de ne plus disposer suffisamment de broches I/O ainsi que par la disponibilité de mon stock. Les latches 74HCT573 sont disponibles chez Conrad (N° de commande 151335) pour seulement 22 cents.

Un deuxième latch raccordé au port A traite la donnée Y qui doit apparaître sur le scope. Le signal d'horloge est fourni par PD1.

La sortie d'un des latches doit être convertie en une dent de scie analogique et celle de l'autre latch doit être convertie en la valeur Y corres-

pondant, ce qui est le cas pour la conception originale d'Elektuur, car au repos, le processeur continue à scanner un clavier. Il m'a semblé qu'en augmentant l'amortissement, cette perturbation ne se réduit pas sur le connecteur de sortie, bien que le boîtier de l'émetteur de mesure soit fermé par un couvercle et que la gaine du câble coaxial soit soudée au boîtier. Ce mode de fonctionnement présente des inconvénients, car lorsque le processeur se réactive suite à une interruption due à l'actionneur, cela se produit trop lentement. Cela dure plus longtemps que le temps de répétition des impulsions générées par les organes de commande. Comme en plus, l'arrêt de la commande XY peut endommager l'afficheur, cette solution a été abandonnée.

Voor de wobulator kun je, indien gewenst, op de inhoud van de blikken doos besparen door de 3 (dure) small signal relais en andere verzwakkeronderdelen weg te laten voor de 64 en 32 dB verzwakkers. Om beide keuzes open te laten was er een jumper opgenomen. Laat je die open, dan zijn de relais nodig en worden ze bestuurd en gaat de display tot -142 dBm (zinloos). Sluit je de jumper dan worden de relais niet bestuurd, zijn ze dus onnodig en kunnen ze weggelaten worden, en loopt de display tot -53 dB. Lager instellen is dan niet mogelijk. Overigens zijn die hoge dempingen toch niet werkzaam door stoorsignalen, zoals beschreven, en door overwaaien door capacitieve koppelingen in de relaisgestuurde verzwakkertrappen. Een spectrumanalyser helpt je uit de droom, als je die al mocht koesteren. De verzwakker tot 53 dB kan nuttige diensten bewijzen als je op de ingang van een versterker of mengtrap meet waarachter het filter is opgenomen. En het vormt tevens een goede controle op de verticale calibratie van de display.

Maak je gebruik van de wobelfunctie dan moet de processor altijd blijven werken om voortdurend andere frequentiewaarden in de DDS te sturen en de zaagtand voor de horizontale afbuiging van de XY-scope te verzorgen, alsmede het SRAM periodiek uit te lezen.

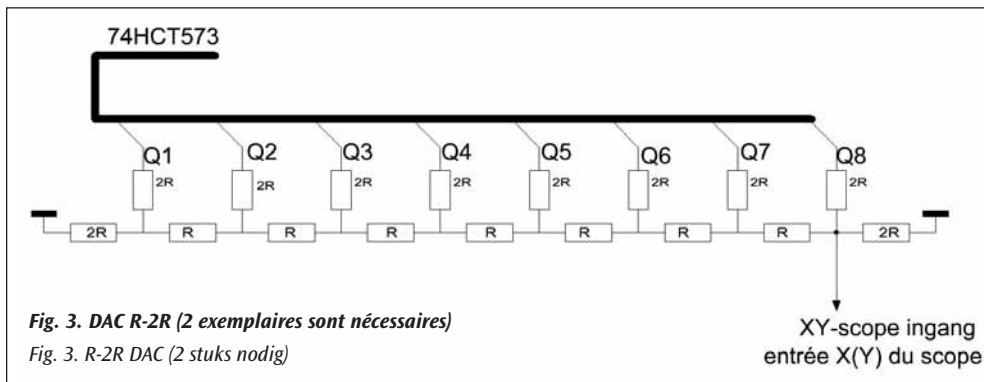
Normaal gebruik ik een controller AT89S8253 voor ontwerpen, maar die heeft te weinig RAM aan boord voor de geheugenscoopfunctie. De nu gebruikte processor was in de grijpvoorraad aanwezig, en bruikbaar. De instructieset is echter niet vriendelijk. Zo moet je bij conversie van getallen de ontbrekende deelinstructionen simuleren door herhaald af te trekken. Ook al immediate instructions met en zonder carry ontbreken, en tot slot ontbreekt een atomaire instructie om de inhoud van 2 registers kruislings te wisselen, wat on the fly stelen en resetten van waarden uit een interruptroutine dan compliceert.

Aangezien alle 4 ports in gebruik zijn, zoals **figuur 1** toont, te weten voor de LCD, interrupt voor de bedieningsknoppen jumper en latchklokken, en 2 ports voor de sturing van de DDS en de versterker, is er geen port van 8 bits over om de zaagtand af te geven in de vorm van 8 bit words. Daarom is om te beginnen een 8 bits latch 74HCT573P geïnstalleerd, die samen met de DDS op portA staat, zodat de DDS-sturing en de zaagtand op port A gemultiplexed kunnen worden. Pen PD0 op port D klokt de 8 bits latch voor de zaagtand. Het kloksignaal bepaalt dan welk van de aangesloten functies de data op portA inslikt.

Er zou ook gekozen kunnen worden voor een 8 bits parallel output teller die geïnstalleerd wordt en dan twee besturingspennen van de controller vergt, namelijk klok en reset op 0. Mijn keuze is bepaald door dreigend gebrek aan voldoende I/O pennen en de inhoud van de junkbox. Met een verfabbrander zijn 2 latches 74HCT573 van een stel dumpprinten gesloopt. Ruikt niet gezond, en is derhalve mijn bijdrage om de AOW betaalbaar te houden. Die blijken overigens slechts 22 cent te kosten bij Conrad (bestelnummer 151335), maar dat wist ik op dat moment niet.

Een tweede latch aangesloten op portA slikt de Y-waarde in die op de scope moet verschijnen. Die wordt geklokt door PD1.

De output van de ene latch moet analoog gemaakt worden tot een zaagtand en van de andere latch moet de output tot de bijbehorende Y-waarde op de scope worden getransformeerd. Dat vereist dus voor elk een digital to analog conversion oftewel een DAC. Dat kan gebeuren



pondante sur le scope. Cela nécessite donc pour chacun de ces deux latches, un convertisseur digital-analogique (DAC). Cela peut se faire avec réseau R-2R construit avec des résistances discrètes. L'explication est donnée dans l'article sur le synthétiseur cité précédemment. La **figure 3** montre le circuit. J'ai utilisé des résistances de 33k pour "2R" et deux résistances de 33 k en parallèle pour R. Le mieux est de les appairer. Il est évidemment possible d'utiliser des DAC tout fait comme des ADDAC80 que j'avais en stock (tks PAoLQ) et qui ne demandaient qu'à être utilisés. L'inconvénient est qu'il faut les alimenter en +12 V et -12 V, qu'ils sont coûteux et difficiles à obtenir. Comme il est difficile, si pas impossible, d'apprécier moins que le dixième de division sur l'écran de l'oscilloscope, nous n'avons pas besoin d'une très grande précision, 1% de la tension de sortie. Comme l'impédance d'entrée de l'oscilloscope est élevée, la précision du R-2R suffit et nous n'avons pas besoin de alimentation + et -12 volts supplémentaire exigée par le ADDAC80 qui est en fait un composant beaucoup trop performant pour ce projet. Sur les 12 bits, 8 sont utilisés et je désirais essentiellement utiliser des composants directement disponibles. Donc, pour que mon projet soit facilement reproductible par d'autres, j'ai remplacé ces DAC par des réseaux R-2R représentés à la **figure 3**.

Erreur de DAC

La plus grande erreur dans le DAC intervient lors du passage d'un signal 01111111 à un signal supérieur d'une unité au précédent, soit 10000000. Deux facteurs jouent un rôle: l'égalité des sorties Q des latches et l'égalité des résistances. Pour les résistances, j'ai utilisé des 33k car j'en avais en grandes quantités depuis 1975, l'année de la naissance d'Ikunullius. Ces résistances 33k sont marquées par trois bandes oranges et une bande dorée, ce qui correspond à une tolérance de 5%. Il ne s'agit pas de la valeur absolue des résistances mais des écarts de l'une par rapport à l'autre. J'ai mesuré 100 de ces résistances avec un appareil donnant 4 chiffres et ayant donc cette résolution. Au moyen d'un programme écrit en C (un autre langage, le basic par exemple, convient aussi), j'ai calculé la moyenne de ces 100 résistances: 3299 (sur 4 chiffres). La plus petite valait 3229 et la plus grande 3378. Cela signifie donc une tolérance de 2,36%. Pour 2 DAC, j'ai besoin d'un total de 20 pièces 2R (voir le schéma à la **figure 4**); pour cela, j'ai pris les 20 résistances les plus proches de la moyenne. Parmi ces 20 résistances, l'écart le plus grand par rapport à la moyenne vaut 6, ce qui correspond donc à une tolérance de 0,18%.

Les 7 résistances restantes par DAC sont les "R", et se composent chacune de deux résistances de 33 k en parallèle. Pour les deux DAC, il nous faut donc en tout 28 résistances de 33k. Maintenant, il est possible d'appairer ces résistances de telle sorte que si l'une est supérieure d'un delta à la moyenne 3299, l'autre est inférieure du même delta à

par un gemonteerd R-2R netwerkje van handelsweerstanden. Uitleg staat in het artikel over de genoemde synthesizer. **Figuur 3** toont de schakeling. Ik gebruikte 33k-weerstanden voor 2R en twee stuks 33k parallel voor R. Het beste kun je ze uitzoeken op gelijkheid. Je kunt natuurlijk officiële DACs gebruiken zoals de ADDAC80 die ik (tks PAoLQ) in de junkbox had liggen en die smartelijk om een toepassing riepen. Nadeel echter: je hebt + en -12 volt nodig voor de voeding ervan, ze zijn prijzig en tevens lastig verkrijgbaar voor nabouwers. Omdat we minder dan 0,1 schaaldeel op de scope niet of nauwelijks kunnen onderscheiden is de vereiste nauwkeurigheid niet zo hoog, officieel 1% van de uitgangsspanning. De analoge uitgang wordt door de scope X-ingang hoogohmig belast. De nauwkeurigheid van R-2R volstaat dan en we hebben geen extra voeding nodig van + en -12 volt die een ADDAC80 eist. Dus daarvoor is gekozen. Het is namelijk voor dit doel een veel te goed onderdeel. Van 12 bits worden er 8 gebruikt en de aanvankelijke toepassing werd dan ook uitsluitend bepaald door de directe beschikbaarheid hier. Dus die zijn ten behoeve van nabouwers vervangen door het R-2R netwerk uit **figuur 3**.

DAC fout

De grootste fout in de DAC treedt op als bij een signaal 01111111 wordt overgegaan naar 1 hoger, 10000000. Twee factoren spelen een rol: de gelijkheid van de Q-outputs van de latch en de gelijkheid van de weerstanden. Voor de weerstanden heb ik 33k gebruikt omdat die hier in grote hoeveelheid op voorraad liggen sinds 1975, het geboortjaar van de Ikunullius. Deze 33k-weerstanden hebben naast 3 oranje een goud ringetje en ik meen dat dat 5% tolerantie betekent. Het gaat niet om de absolute waarde van de weerstanden maar om de onderlinge verschillen. Ik heb daarom op het patroonbandje waar ze inzitten om de 10 stuks een merkteken aangebracht en er 100 gemeten met een meter die 4 cijfers aangeeft en dus die resolutie heeft.

Die 100 metingen heb ik in een programma gestopt dat ik heb geschreven in C, en dat een aantal zaken uitrekt. Elke algemene programmeertaal is geschikt voor dit soort werk. Basic dus eventueel ook. Het gemiddelde van die 100 weerstanden is (4 cijfers) 3299. De kleinste was 3229 en de grootste 3378. Dat betekent dus een tolerantie van 2,36%. Voor 2 DAC's heb ik samen 20 stuks 2R nodig (zie de layout in **figuur 4**). Daarom heb ik de beste 20 die het dichtst bij het gemiddelde liggen door het programma laten bepalen. Het blijkt dat de grootste afwijking van het gemiddelde van die twintig is 6, dat is dus 0,18% tolerantieveld.

De overige 7 weerstanden per DAC zijn R, en bestaan uit twee weerstanden van 33k parallel. Daarvoor hebben we dus voor 2 DAC's totaal 28 weerstanden van 33k nodig. Nu is het zo dat je die kunt paren zodat als de ene delta groter is dan het gemiddelde 3299 de andere delta kleiner is, want totaal levert dat dan 3299/2 op, als delta klein is. Daarvoor is het programma verder uitgebreid om de beste 14 paren te zoeken in de overgebleven 80 weerstanden. Het blijkt dat er 18 paren zijn in de overgebleven set van 80 gemeten weerstanden die precies aan de voorwaarde voldoen dat de parallelschakeling van de twee de nominale vereiste waarde is. Er is dus zelfs reserve.

De schakeling levert, als die wordt gemonteerd zoals **figuur 4** aangeeft, een breedte van 30 mm en een lengte van 80 mm op als print-

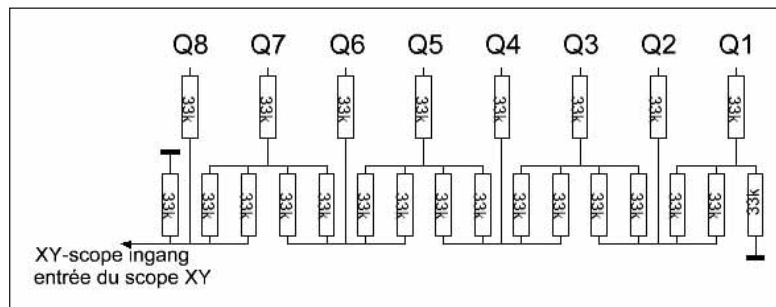


Fig. 4. Schéma du DAC construit avec des résistances de 33k

Fig. 4. DAC layout opgebouwd met 33k weerstanden

Fig. 5. Autre montage possible pour le DAC

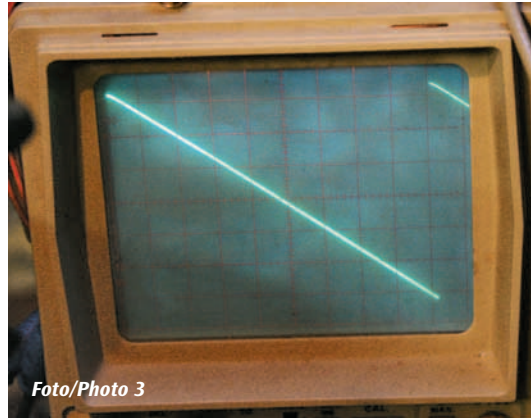
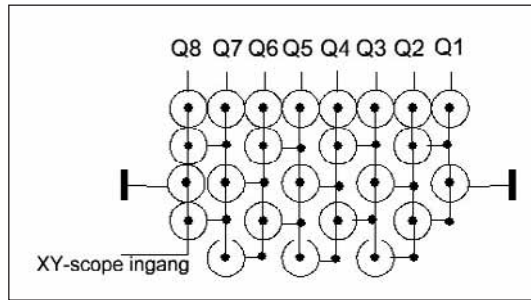
Fig. 5. Alternatieve montage DAC

la moyenne, car au total, cela donne alors $3299/2$, si le delta est petit. Dans cette optique, j'ai amélioré le programme de façon à obtenir les 14 meilleures paires parmi les 80 résistances restantes. Il ressort de cela qu'il y a en fait 18 paires parmi l'ensemble des 80 résistances mesurées qui satisfont précisément à la condition que la mise en parallèle des deux donne la valeur nominale exigée. Il y a donc même de la réserve.

Si le circuit du DAC est monté comme indiqué à la **figure 4**, le montage a une largeur de 30 mm et une longueur de 80 mm sur le circuit imprimé. Pour cela, il faudrait découper deux morceaux de circuit imprimé sur lesquelles serait fixées les résistances, de façon à ce que ces deux circuits puissent être montés verticalement sur le print principal. Une autre façon de procéder est de monter les résistances verticalement comme indiqué à la **figure 5**. On obtient alors un ensemble beaucoup plus compact. C'est ce que j'ai fait et la **photo 2** montre le DAC construit de cette façon avec les résistances assorties.

"C'est à l'oeuvre qu'on voit l'artisan", donc, avant de monter le second DAC, j'ai programmé le processeur de façon à obtenir une dent de scie en envoyant au DAC l'état de la sortie d'un compteur. Et comme le montre la **photo 3**, aucune irrégularité n'est à constater sur la dent de scie affichée sur l'écran d'un oscilloscope lors du passage de la valeur minimum à la valeur maximum, correspondant à la transition de l'état 01111111 vers l'état 10000000. On dirait une ligne tracée avec une latte. Cela nous incite donc à monter avec succès le deuxième DAC sur la deuxième latch, verticalement comme l'autre.

PA0WV



gebruik. Daarom zouden twee stukjes printplaat afgezaagd moeten worden waar de zaak opgezet wordt, zodat die verticaal staande op de hoofdprint gemonteerd kunnen worden. Andere methode is de weerstanden rechtop te monteren zoals **figuur 5** aangeeft. Dan wordt een veel compacter geheel verkregen, en gemak dient de mens. Dat heb ik dus gedaan en **foto 2** geeft een beeld van de DAC opgebouwd uit de gesorteerde weerstanden.

"The proof of the pudding is in the eating", derhalve heb ik alvorens de tweede DAC te monteren de processor geprogrammeerd op het afgeven van een zaagtand aan de DAC door een oplopende tellerstand aan te bieden. En zoals **foto 3** toont is er op een scope geen onregelmatigheid te ontdekken in het oplopen van de zaagtand op de halve piekwaarde, waar de overgang van 01111111 naar 10000000 zit. Je kunt er een lineaal langsleggen. Dat nodigde dus uit om met succes de tweede DAC op de tweede latch te monteren. Ook die blijkt kaarsrecht te zijn.

PA0WV