# Ontwerp en bouw van een 300 W MOSFET push-pull vermogenversterker voor 144 MHz (deel 1) Conception et construction d'un amplificateur push-pull de 300 W à MOSFET pour 144 MHz (1ère partie)

# Door/par Gaëtan Horlin, ON4KHG

# 1. Inleiding

Hoewel de meeste radioamateurs voor de bouw van (hoog)vermogenversterkers radiobuizen toepassen, verkoos ik een MOSFET Solid-State Power Amplifier (SSPA) te bouwen.

Voor 144 MHz gebruik ik immers een transverter dicht bij de antennemast. Liever dan een hoogspanningsvoeding op afstand te moeten opstellen (onderhevig aan weersomstandigheden), wou ik een laagspanningsgevoede transistorversterker bouwen. Ziehier de voor- en nadelen van een dergelijke versterker:

# Voordelen

- geen hoge spanningen
- geen opwarmingstijd
- minder mechanisch werk
- lichtgewicht en draagbaar
- geen herafstemming vereist (temperatuurdrift)
- bedrijfszeker, hoog gemiddeld storingsvrij interval (MTBF)

## Nadelen

- beperkt vermogen, tenzij met versterkers in parallel
- dure transistoren
- gate gevoelig voor elektrostatische ladingen



## Vertaling/traduction: ON4LP

# 1. Introduction

Bien que les tubes électroniques constituent un choix privilégié parmi la communauté amateur lorsqu'il s'agit de réaliser des amplificateurs de (haute) puissance, j'ai plutôt opté pour la construction d'un amplificateur à état solide (Solid State PA) utilisant un transistor MOSFET. En effet, sur 144 MHz, j'utilise un transistor déporté, situé au pied de mon pylône. Aussi, afin d'éviter de déployer une alimentation haute-tension déportée (sujette aux variations climatiques), j'ai préféré construire un amplificateur alimenté en basse-tension. Ci-après, ses avantages et inconvénients.

# Avantages

- pas de haute-tension
- pas de temps de chauffage
- Peu d'usinage mécanique
- Equipement léger, facile à transporter
- Pas de dérive thermique de l'accord
- MTBF élevé

# Inconvénients

7/8-2007

- Puissance limitée, sauf si mise en parallèle d'amplificateurs
- Transistors coûteux
- La Gate est sensible aux charges électrostatiques

De hier beschreven vermogenversterker is smalbandig en levert mer dan 250 W RF- vermogen met een stroomverbruik van 18-20 A bij 28 V.

Naast de beschrijving van de versterker wil ik graag ook een aantal experimentele aanwijzingen meegeven voor het ontwerp van een push-pull MOSFET versterker.

# 2. Keuze van de transistor

In de plaats van twee afzonderlijke transistoren (uiteraard van hetzelfde type) ging mijn voorkeur uit naar een Gemini transistorduo.

Deze modules zijn vlot verkrijgbaar, compact en gemakkelijk in te bouwen.

Bovendien bevatten zij gepaarde transistoren waarvan de gelijkwaardige specificaties de versterkingssymmetrie bevorderen in vergelijking met twee afzonderlijke transistoren.

**Tabel 1** bevat een gedeeltelijke lijst van Gemini transistoren die minstens200 W RF vermogen kunnen leveren.

Le but de cet article n'est pas seulement de décrire un amplificateur Push-Pull à MOSFET mais aussi de fournir des règles expérimentales de conception d'un tel amplificateur.

Celui décrit ici est à bande étroite et délivre une puissance supérieure à 250 W RF pour une consommation de 18-20 A sous 28 V.

# 2. Sélection du transistor

Il est possible de choisir deux transistors indépendants (du même type bien sûr) afin de réaliser l'amplificateur mais étant donné que des transistors Gemini, c'est-à-dire comportant deux "puces" dans le même boîtier sont largement disponibles, ce dernier type a été choisi par souci de facilité et de compacité de la construction. De plus, ils sont meilleurs pour assurer une symétrie parfaite, leurs caractéristiques étant très proches, voire identiques ("matched pair"), ce qui n'est pas forcément le cas de deux transistors indépendants.

Le tableau ci-dessous inclus une liste (non exhaustive) de transistors Gemini capables de fournir une puissance RF d'au moins 200 W.

#### Tabel 1 / Tableau 1

Reference Référence	Manufacturer Fabriquant	Supply voltage (V) Tension d'alimentation (V)	Output power (W) Puissance de sortie (W)	Gain (dB) Gain (dB)	Efficiency (%) Rendement (%)
BLF248	Philips	28	300	13	67
BLF278	Philips	50	300	16	55
BLF368	Philips	32	300	13,5	62
MRF141G	Motorola	28	300	14	55
MRF151G	Motorola	50	300	16	55
D1028UK	Semelab	28	300	13	60
DU28200M	M/A-COM	28	200	13	62
SD2932	STM	50	300	16	60
SR401	Polyfet	28	300	13	55

Verder koos ik voor 28 V voedingsspanning. Een 28 V voeding is vrij gemakkelijk om bouwen, bijvoorbeeld door serieschakeling van twee 13,8 V voedingen.

Merk op dat er tegenwoordig ook compacte 28 V geschakelde voedingen (SMPS) in de handel verkrijgbaar zijn.

Wens je een specifieke voeding te bouwen, dan beveel ik het gebruik van 50 V transistoren aan: ze vertonen meer winst en betere intermodulatiekenmerken (IMD).

Omwille van de verkrijgbaarhheid en de 'redelijke' prijs, selecteerde ik de **MRF141G**.

## 3. Werkingsprincipe

De versterker is gebaseerd op een push-pull ontwerp (**figuur 1**). Een 0-180° faseverschuiver aan de ingang stuurt twee identieke actieve

Un transistor de 28 V a été préféré car une telle tension peut facilement être obtenue par mise en série de deux alimentations de 13,8 V, et des alimentations à découpage (SMPS – Switched Mode Power Supply) compactes de 28 V sont également disponibles sur le marché. Toutefois, dans le cas de la réalisation d'une alimentation dédiée à l'amplificateur, il serait plus opportun d'opter pour un transistor alimenté sous 50 V. Ces derniers ont davantage de gain et de meilleures caractéristiques d'intermodulation (IMD).

Grâce à sa disponibilité et son prix relativement abordable, le **MRF141G** a été sélectionné dans le cadre de la réalisation présente.

## 3. Théorie de fonctionnement

L'amplificateur s'articule autour d'un design Push-Pull. Il comprend un déphaseur d'entrée 0-180° qui précède deux éléments actifs identiques



Fig. 1 Blokschema van een push-pull versterker Fig. 1 Schéma bloc d'un amplificateur Push-Pull

<sup>cQ-Q50</sup> 19

```
7/8-2007
```

componenten die in tegenfase werken. Aan de uitgang levert eenzelfde 0-180° faseverschuiver het vermogen van de actieve componenten aan de versterkerbelasting.

De faseverschuivers werken eigenlijk als BALUN (BALanced-UNbalanced) en transformeren een symmetrisch systeem t.o.v. de massa (de vermogenversterker zelf) naar een asymmetrisch systeem met één kant aan de massa (de bron – de zender – of de belasting – de antennecoax).

Vanaf de bron levert de faseverschuiver op zijn uitgangen het ingangssignaal met een faseverschuiving van 0° respectievelijk 180°. Tegelijk wordt de asymmetrische 50  $\Omega$  ingangsimpedantie omgezet naar 2 \* 25  $\Omega$  symmetrische impedantie. Het daaropvolgend netwerk ( $Z_{series} \& 2Z_p$ ) transformeert de 25  $\Omega$  impedantie naar de ingangsimpedantie ( $Z_{in}$ ) van de twee actieve elementen A & B, de eigenlijke transistoren. Na de transistoren zet een gelijkaardig netwerk de 2 \* 25  $\Omega$  symmetrische impedantie van de faseverschuiver/balun aan de uitgang zo om, dat elke transistor wordt belast met de complex toegevoegde ( $Z_{load}$ ) van zijn uitgangsimpedantie zich voordoet als  $Z_{out}$ \* voor de transistoren ( $Z_{load}$ =  $Z_{out}$ \*). De transistoren werken in klasse B en elke transistor geleidt om beurt gedurende een halve cyclus. De faseverschuiver/balun aan de uitgang werkt zoals deze aan de ingang, maar in omgekeerde zin.

#### 4. Het versterkerontwerp

#### 4.1. MOSFET (Metal Oxide Semiconductor Field Effect Transistor) groot-signaal theorie

De toegepaste transistor is een NMOS (N-channel enhancement mode), waarvan de structuur in **figuur 2** is afgebeeld.

travaillant en antiphase. A la sortie, un déphaseur 0-180° similaire délivre à la charge la puissance fournie par les éléments actifs. Ces déphaseurs agissent en fait comme des BALUN (BALanced-UNbalaced) qui transforment un système équilibré, symétrique par rapport à la masse (l'amplificateur même) en un système déséquilibré, asymétrique par rapport à la masse (ici, la source, soit l'émetteur ou la charge, à savoir le câble coaxial de la ligne d'antenne.

En partant de la source, le déphaseur fournit à sa sortie à la fois les composantes en phase (0°) et déphasée de 180° du signal d'entrée délivré par la source. En plus, le déphaseur convertit une impédance asymétrique de source de 50  $\Omega$  vers une impédance de 2 \* 25  $\Omega$  symétrique. Le rôle de l'étage suivant ( $Z_{series} \& 2Z_p$ ) est de transformer ces 25  $\Omega$  vers l'impédance d'entrée ( $Z_{in}$ ) des blocs A & B, en fait les éléments actifs ou transistors. Après ces derniers, un circuit similaire convertit l'impédance de 2 \* 25  $\Omega$  symétrique du déphaseur/Balun de sortie de mairère à ce que chaque transistor soit chargé par le complexe conjugué ( $Z_{toad}$ ) de leur impédance de sortie ( $Z_{out}$ ). En d'autres termes, le circuit d'adaptation force les transistors à voir une impédance de 25  $\Omega$  comme étant Zout\* ( $Z_{toad} = Z_{out}$ \*). Les transistors fonctionnent en classe B, chacun d'eux conduisant durant une demi-alternance. Le déphaseur/Balun de sortie agit de la même manière que celui d'entrée mais en sens inverse.

### 4. Conception de l'amplificateur

# 4.1. Théorie sommaire sur les MOSFET (Metal Oxide Semiconductor Field Effect Transistor)

Le transistor utilisé ici est un NMOS (MOS à canal N enrichi), duquel la structure est montrée en Fig. 2 ci-dessous.



Met een positieve spanning (t.o.v. de Source - S) op de Drain (D) moet de Gate (G) met een positieve spanning (t.o.v. de Source) worden gestuurd om een Drain-Source stroom te doen vloeien. Deze polarisatie start de geleiding, zoals **fig. 4** laat zien.

De minimumwaarde (drempelspanning) van V<sub>gs</sub> (Gate-Source spanning) om een D-S stroom (I<sub>d</sub>) te doen vloeien is V<sub>gs</sub>(th). De waarde van V<sub>gs</sub>(th) wordt bepaald door het fabricatieproces. Typische waarden liggen in het bereik 0,5 tot 3 V. In **fig. 5** (transfertkarakteristiek) vertegenwoordigt g<sub>fs</sub> de transconductantie of steilheid. Avec une tension positive sur le Drain (D) (par rapport à la Source – S), la Gate (G) doit être polarisée par une tension positive (par rapport à la Source) afin de permettre à un courant Drain-Source de circuler. Cette polarisation fait donc conduire le transistor, comme montré sur la **Fig. 4**.

La valeur minimum (seuil) de V<sub>gs</sub> (tension Gate-Source) qui permet à un courant D-S (I<sub>d</sub>) de circuler est V<sub>gs</sub>(th). Cette tension V<sub>gs</sub>(th) est contrôlée au cours de la fabrication du transistor et se situe typiquement dans une gamme allant de 0,5 à 3 Volts. Sur la figure ci-après (fonction de transfert), g<sub>fs</sub> est la Transconductance.





Fig.5 Transfertkarakteristiek Fig. 5 Fonction de transfert

# 4.2. Baluns De baluns zijn vervaardigd met

Fig. 4 Sturing van een NMOS

Fig. 4 Polarisation d'un NMOS

50  $\Omega$  coaxkabel met een elektrische lengte van  $\lambda/4$ . Het uiteinde met de geaarde buitenmantel vormt een asymmetrische afsluiting, het zwevende uiteinde van de balun een symmetrische afsluiting. Voor behoud van lading is vereist dat de stromen in de binnengeleider en in de buitenmantel op ieder punt van de lijn even groot zijn met 180° faseverschil.



# 4.2. Baluns

Les Baluns sont composés de câble coaxial de 50  $\Omega$  ayant une longueur électrique de  $\lambda/4$ . L'extrémité où la tresse extérieure est mise à la masse constitue une terminaison asymétrique tandis que l'autre extrémité qui, elle, est flottante constitue une terminaison symétrique. La conservation des charges requiert que les courants dans le conducteur central et sur la tresse extérieure soient d'amplitude égale et déphasés de 180° en tout point le long de la ligne.

Fig. 6 Schéma électrique des Baluns

Fig. 6 Elektrisch schema van de baluns

De karakteristieke impedantie van de balun ( $Z_{halun}$ ) is 50  $\Omega$ , dus:

Sachant que l'impédance caractéristique du Balun (Z<sub>Balun</sub>) est de 50 Ω, nous avons:

$$Z_{balun} = \sqrt{50 * 2 * R} \implies R = 25 \ \Omega$$

De baluns vormen uit zichzelf al een zekere impedantie-aanpassing vermits zij de in- en uitgangsimpedanties van de versterker verlagen van 50 naar 25  $\Omega$ .

 $Z_p$  is de parasitaire impedantie tussen het zwevende uiteinde van de balun en de massa. Deze impedantie moet zo hoog mogelijk worden gehouden  $(Z_p >> R)$  om asymmetrie te vermijden.

Aussi, par eux-mêmes les Baluns contribuent déjà à l'adaptation d'impédance puisqu'ils abaissent les impédances de source et de charge de 50 à 25 Ω.

Z<sub>p</sub> est l'impédance parasite entre l'extrémité flottante du Balun et la masse. Elle doit être aussi élevée que possible ( $Z_p >> R$ ) pour éviter l'apparition d'une asymétrie.

```
7/8-2007
```

#### 4.3. Ingangs- en uitgangsimpedanties

#### 4.3. Impédances d'entrée et de sortie

transistors est montré):

In figuur 7 is het equivalent schema van een NMOS afgebeeld (enkel van één transistor).

gate

source

### Fig. 7 Equivalent schema van een NMOS [1] Fig. 7 Schéma équivalent d'un NMOS [1]



De componentwaarden in fig. 7 zitten meestal verborgen in modellen van niet-lineaire simulatietools. Slechts enkele waarden kunnen in de databladen worden teruggevonden (bijlage 1).

Wat de impedantie-aanpassing betreft: de S parameters zijn nutteloos, vermits zij enkel gelden voor kleine signaalsterktes en we hier met grote signalen werken. Niettemin kunnen de ingangs- en uitgangsimpedantie van de MRF141G voor grote signalen berekend worden uit gegevens van het datablad:

Dit zijn Gate-to-Gate en Drain-to-Drain impedanties, voor een gegeven bedrijfsspanning, bias, werkfrequentie en voor een welbepaalde weerstand parallel met de Gate (hetgeen zelden in het datablad wordt vermeld).

De impedanties zijn geldig voor:

 $V_{dd}$  (Drain spanning) = 28 V  $I_{dd}$  (ruststroom) = 2 \* 250 mA (zie verder 4.5.) frequentie = 145 MHz

### 4.3.1. Ingangsimpedantie

Aangenomen wordt dat de reactantie die in het datablad wordt gegeven een nettowaarde is, t.t.z. de combinatie van de (capacitieve) reactantie van de laag en de inductieve reactantie teweeggebracht door de aansluitingen en verbindingsdraden van de transistor.

We beschouwen elke zijde van het dubbel-transistorsysteem afzonderlijk ('half') en ontwerpen de aanpassingsschakeling voor

$$Z_{in half} = \frac{R_{in}}{2} + j \frac{X_{in}}{2}.$$

Vervolgens beschouwen we de seriële ingangsimpedantie volgens het datablad:

$$Z_{in half}$$
 (Ω)  
0,60 – j0,75

Equivalent series circuit  
$$0.60 \ \Omega + 1.46 \ nF$$

 $Z_{in}$  $X_{in}/2$  $R_{in}/2$  $R_{in}/2$  $X_{in}/2$ 

Fig. 8 Equivalent Gate-to-Gate ingangsimpedantie Fig. 8 Impédance d'entrée Gate-to-Gate équivalente

 $Z_{in half}(\Omega)$ 0,60 - j0,75

Circuit série équivalent  $0,60 \Omega + 1,46 nF$ 

Pour certains des composants de la Fig. 7, les valeurs peuvent être trouvées dans la data sheets tandis qu'ils sont tous inclus dans les modèles utilisés par les outils de simulation non-linéaires.

Cs

source

Le schéma équivalent d'un NMOS est donné ci-après (un seul des deux

En termes d'adaptation d'impédance, les paramètres S sont ici inutiles car ils sont uniquement valables pour des "petits signaux", alors que nous sommes ici en présence de "grands signaux". Néanmoins, les impédances d'entrée et de sortie "grands signaux" du MRF141G peuvent être extraites de sa data sheet (voir Appendix 1):

$$Z_{in} = (R_{in} + jX_{in}) \Omega = (1,20 - j1,50) \Omega$$
  
$$Z_{load} * = Z_{out} = (R_{out} + jX_{out}) \Omega = (3,90 - j0,85) \Omega$$

Ce sont des impédances Gate-to-Gate et Drain-to-Drain, données pour une certaine tension de fonctionnement, polarisation, fréquence et pour une valeur particulière de résistance (qui n'est pas souvent mentionnée dans les data sheets) mise en parallèle sur la Gate. Ces impédances sont valables pour:

> $V_{dd}$  (tension de Drain) = 28 V  $I_{dq}$  (courant de repos) = 2 \* 250 mA (voir chapitre 4.5.) Fréquence = 145 MHz

## 4.3.1. Impédance d'entrée

On suppose que la réactance donnée dans la data sheet est une réactance nette, c'est-à-dire résultant à la fois de la réactance (capacitive) de la partie active du transistor ou matrice et de la réactance inductive due aux pattes et fils de liaison entre la matrice et les pattes du transistor.

Pour concevoir l'amplificateur, on considère individuellement chaque côté ("half") ou matrice du transistor (qui en compte deux) et on calculera le circuit d'adaptation pour

$$Z_{in half} = \frac{R_{in}}{2} + j \frac{X_{in}}{2}.$$

des données extraites de la data sheet:

On en déduit alors l'impédance série d'entrée à partir



7/8-2007

**CO-OSO** 

#### 4.3.2. Uitgangsimpedantie

#### 4.3.2.1 Eerste methode

Op gelijkaardige manier (4.3.1.) leiden we de seriële uitgangsimpedantie af uit het datablad, waardoor - voor één transistorzijde:

$$Z_{out half}(\Omega)$$
 Equivalent series circuit  
1,95 – j0,42 1,95  $\Omega$  + 2,60 nF

#### 4.3.2.2 Tweede methode

Bovenop de seriële ingangs- en uitgangsimpedanties uit de databladen als gegeven, kan het (vereenvoudigd) equivalent schema van de uitgangsimpedantie van één zijde (kant) van de dubbel-transistor worden getekend als in fig. 9a.

$$\begin{aligned} R_{out} &= R_{load} = \frac{(V_{dd} - V_{sat})^2}{2*P_{out}} = \frac{(0.85*V_{dd})^2}{2*P_{out}} \\ C_{out} &= 1.2*C_{oss} \\ L_{out} &\approx 0.6\,nH \end{aligned}$$

 $V_{dd} = 28 \text{ V}, P_{out} = 150 \text{ W} \text{ (per transistorkant/zijde) en } C_{oss} = 420 \text{ pF} \text{ (per transistorkant/zijde)}$ kant).

De '1,2' vermenigvuldigingsfactor (in feite variërend van 1,15 tot 1,3) in de berekening van  $\mathrm{C}_{_{\mathrm{out}}}$  is een empirische factor als gevolg van spanningssprongen die C<sub>oss</sub> doen veranderen. Dit wordt vermeld in een aantal application notes [1].

 $L_{out}$  is afgeleid van waarden die in databladen en application notes werden teruggevonden.

Door substitutie in de vergelijkingen bekomen we (fig. 9b, fig. 9c):



## 4.3.2.1 Première méthode

D'une manière similaire à celle utilisée dans le chapitre ci-avant, on dérive l'impédance série de sortie sur base de la data sheet et, en considérant un côté du transistor, on obtient:

$$Z_{out half}(\Omega)$$
  
1,95 – j0,42

Lout

Circuit série équivalent  $1,95 \Omega + 2,60 \text{ nF}$ 

#### 4.3.2.2 Seconde méthode

Outre les impédances série d'entrée et de sortie fournies dans les data sheets, le schéma équivalent (simplifié) de l'impédance de sortie (d'un des deux transistors) peut-être représentée comme suit:

$$R_{out} = R_{load} = \frac{(V_{dd} - V_{sat})^2}{2 * P_{out}} = \frac{(0.85 * V_{dd})^2}{2 * P_{out}}$$
$$C_{out} = 1.2 * C_{oss}$$
$$L_{out} \approx 0.6 \, nH$$

 $V_{dd} = 28 \text{ V}, P_{out} = 150 \text{ W} \text{ (par matrice) et } C_{oss} = 420 \text{ pF} \text{ (par matrice)}.$ Le facteur multiplicatif "1,2" (en fait 1,15 à 1,3) dans le calcul de  $C_{out}$ est un facteur empirique du aux excursions de tension faisant varier  $C_{oss}$ comme indiqué dans certaines notes d'application [1].

La valeur de L<sub>out</sub> (largement fonction du type de boîtier) est estimée à partir de valeurs trouvées dans les data sheets et notes d'application.

En substituant dans les équations, on obtient:



Rout

voor één kant

d'un transistor

Fig. 9a Equivalent parallelschema

Fig. 9b / Fig. 9c

Gebruikmakend van de vergelijkingen in de bijlage 3 voor parallel naar serie impedantietransformatie, bekomen we het equivalent schema van de fig. 10.

#### 4.3.2.3 Eerste versus tweede methode

Samengevat bekomen we voor de beide methodes:

Methode	$Z_{_{outhalf}}(\Omega)$	Equivalent series circuit
Eerste	1,95 – j0,42	1,95 Ω + 2,60 nF
Tweede	1,08 – j0,38	1,08 Ω + 2,89 nF

De beide impedanties liggen relatief dicht bijeen op een 25  $\Omega$  genormaliseerd Smith diagram. We zullen verder werken met de tweede methode.

De onderwerpen datablad impedanties, impedanties voor "conjugate match" of voor het beste rendement en S-parameters worden uitvoerig toegelicht in [2].

Fig. 10 Equivalent serieschema voor één kant Fig. 10 Schéma série équivalent pour une matrice

En utilisant les équations de transformation d'une impédance parallèle vers série, exposées à l'Appendix 3, on peut dériver le schéma série équivalent (fig. 10).

4.3.2.3 Première méthode versus seconde méthode

En résumé, les deux méthodes nous donnent:

Méthode	$Z_{_{outhalf}}(\Omega)$	Circuit série équivalent
Première	1,95 – j0,42	1,95 Ω + 2,60 nF
Seconde	1,08 – j0,38	$1,08 \ \Omega + 2,89 \ nF$

Sur un abaque de Smith normalisé à 25  $\Omega$ , les deux impédances sont relativement proches l'une de l'autre. Nous travaillerons dorénavant avec la seconde méthode.

Le sujet des impédances issues des data sheets, des impédances pour adaptation conjuguée ou pour le meilleur rendement et les paramètres S sont largement traités dans [2].

**CO-OSO** 

Fig. 9a Schéma parallèle équivalent

#### 4.4. Synthese van de aanpassingsnetwerken

Input Matching Network

Nu de in- en uitgangsimpedanties van de transistor gedefinieerd zijn, kan de opdracht voor de ontwerper op het gebied van aanpassing worden weergegeven zoals in **figuur 11** (steeds voor één kant van de dubbeltransistor).

-i0 38

₹ j0,38 [

1,08

Output

Matching

Network

-j0,75

≷0,6 1,08≷

Transistor

#### 4.4. Synthèse des circuits d'accord

25

Sachant que les impédances d'entrée et de sortie du transistor ont été définies précédemment, la tâche du concepteur en matière d'adaptation d'impédance est indiquée ci-dessous (toujours en considérant une matrice du transistor):

#### Fig. 11 Equivalent schema van de ingangs- en uitgangsimpedantie van één transistorzijde

Fig. 11 Schéma équivalent des impédances d'entrée et de sortie du transistor

De impedantie-aanpassingsnetwerken worden via laagdoorlaat filtersegmenten (bestaande uit condensatoren en gedrukte striplijnen) uitgevoerd:

Beide zijden van de versterker worden als volgt 'samengevoegd':

Dit is hetzelfde als:

25



Les circuits d'adaptation d'impédance sont constitués de sections de filtres Passe-Bas (composés de condensateurs et lignes imprimées):

Les deux parties de l'amplificateur seront fusionnées comme suit:

qui est équivalent à:

Bij een goede symmetrische uitvoering zijn de stromen in het verbindingspunt van de C van gelijke amplitude en tegengestelde zin. Het verbindingspunt gedraagt zich dan ook als virtuele massa, zodat de aarding kan wegvallen en één condensator (met de halve waarde) in de plaats van twee condensatoren mag worden gebruikt.

De aanpassing kan door middel van één enkele laagdoorlaatsectie worden uitgevoerd, maar dit moet worden vermeden. De in- en uitgangsimpedanties van de transistor zijn zeer laag, zodat één enkel aanpassingssegment, schakelingen met zeer hoge Q vereist. Een hoge Q leidt tot hoge circulatiestromen, hoge verliezen, potentiële instabiliteit en te smalle bandbreedte. Daarom wordt de aanpassing met meerdere opeenvolgende segmenten uitgevoerd.

Hoewel de synthese van de aanpassingsnetwerken 'manueel' grafisch kan gebeuren, ligt het voor de hand om dit via software te doen. De gebruikte software is **Smith V2.03** ontwikkeld door Fritz Dellsperger, HB9AJY [**3**], in dit geval genormaliseerd voor 25  $\Omega$ .

Er zijn oneindig veel oplossingen om 25  $\Omega$  (midden van het diagram) te 'linken' van  $Z_{in half}$  en naar  $Z_{out half}$ \*, maar hou er rekening mee dat een lage Q (Q-krommen kunnen in het diagram worden getekend) wordt aanbevolen bij de keuze van de elementen.

De karakteristieke impedantie van de striplijnen in het aanpassingsnetwerk is ingesteld op 25  $\Omega$ .

#### 4.4.1. Synthese van het ingangsaanpassingsnetwerk

Het ingangsaanpassingsnetwerk transformeert de ingangsimpedantie van de transistor  $Z_{in half} = (0,6 - j0,75) \Omega$  naar de  $(25 + j0) \Omega$  impedantie na

Si l'amplificateur est bien équilibré, les courants circulant à la jonction des deux condensateurs C sont égaux en amplitude et de sens opposés. Ce point est une **masse virtuelle**, de telle manière que la connexion de masse peut être omise et qu'un seul condensateur (de demi valeur) au lieu de deux peut être utilisé.

L'adaptation pourrait être réalisée au moyen d'une seule section de filtre Passe-Bas mais c'est à proscrire. En effet, les impédances d'entrée et de sortie du transistor étant très faibles, une seule section d'adaptation nécessiterait un facteur de qualité, Q, très élevé. Or, qui dit Q élevé dit courants élevés et donc pertes élevées. Ceci, conjugué à une instabilité potentielle et une bande passante étroite. Dès lors, l'adaptation d'impédance est ici réalisée par plusieurs sections de filtres Passe-Bas en cascade.

Bien que la synthèse des circuits d'adaptation puisse être réalisée de manière graphique, manuellement sur l'abaque de Smith, il est plus direct d'utiliser un software pour ce faire. Celui que j'ai utilisé est **Smith V2.03** écrit par Fritz Dellsperger, HB9AJY **[3]**. Dans le cas présent, il est normalisé à 25  $\Omega$ .

Il y a une infinité de solutions pour "joindre" les 25  $\Omega$  (centre de l'abaque) depuis  $Z_{in half}$  et vers  $Z_{out half}$  \* mais il faut toujours garder à l'esprit qu'un faible facteur de qualité, Q (dont les courbes peuvent être dessinées sur l'abaque), est important dans le choix des valeurs des éléments. L'impédance caractéristique des strip-lines d'adaptation d'impédance a été fixée à 25  $\Omega$ .

#### 4.4.1. Synthèse du circuit d'entrée

Le circuit d'entrée transforme l'impédance d'entrée du transistor  $Z_{in half} = (0,6-j0,75) \Omega$  vers l'impédance  $(25 + j0) \Omega$  présente après le Balun

de ingangsbalun. In andere woorden: dit netwerk zorgt ervoor dat  $Z_{_{in\,half}}$  zich voordoet als een (25+j0)  $\Omega$  belasting voor de balun.



**Fig. 12 Synthese van de ingangsaanpassing op het Smith-diagram** Fig. 12 Synthèse du circuit d'entrée sur l'abaque de Smith

#### 4.4.2. Synthese van het uitgangsaanpassingsnetwerk

Het uitgangsaanpassingsnetwerk transformeert de  $(25 + j0) \Omega$  impedantie van de uitgangsbalun naar  $Z_{out half}^*$ , de complex toegevoegde van de transistor-uitgangsimpedantie. Dit netwerk zorgt ervoor dat  $(25 + j0) \Omega$  zich voordoet als  $Z_{out half}^*$  voor de Drains van de transistor, zodat de reactieve gedeelten van  $Z_{out half}^-$  en  $Z_{out half}^-$  worden onderdrukt en de resistieve gedeelten gelijk zijn en op die manier de meest efficiënte vermogensoverdracht verzekeren.



**Fig. 14 Synthese van het uitgangsnetwerk op het Smith-diagram.** Fig. 14 Synthèse du circuit de sortie sur l'abaque de Smith

#### 4.4.3. Vergelijking tussen reële en theoretische waarden

De versterker, gebouwd volgens de berekende onderdelen, bleek niet het verwachte uitgangsvermogen te leveren en het rendement was lager dan 50 %.

De waarden van de onderdelen werden geoptimaliseerd om het uitgangsvermogen, het rendement en de ingangs-VSWR te verhogen, eenvoudig via 'cut & try'...

Deze aanpak oogt misschien niet erg wetenschappelijk, maar er waren geen middelen voorhanden om de werkelijke transistorimpedanties te meten en evenmin hadden wij toegang tot vermaarde niet-lineaire ontwerpsoftware. De tabellen 2 en 3 tonen de gevonden verschillen tussen de theoretische en geoptimaliseerde waarden van de onderdelen.

#### Tabel 2

Ingangsnetwerk					
Component	Theoretisch	Actueel			
Stripline	0,023 λ	0,023 λ			
Shunt Capaciteit	324 pF	324 pF			
Stripline	0,049 λ	0,057 λ			
Shunt Capaciteit	36 pF	Variabel 44<>76 pF			
Shunt Capaciteit	-	10 pF @ Balun input			
		(C24 op de HF-kaart)			

d'entrée. En d'autres termes, le circuit d'entrée fait "voir" au Balun d'entrée  $Z_{in half}$  comme étant une charge de  $(25 + j0) \Omega$ .



Fig. 13 Onderdelen van het ingangsnetwerk (één zijde) Fig. 13 Composants du circuit d'entrée (pour un côté)

#### 4.4.2. Synthèse du circuit de sortie

Le circuit d'adaptation d'impédance de sortie transforme l'impédance de (25 + j0)  $\Omega$  du Balun de sortie vers  $Z_{out half}^*$ , le complexe conjugué de l'impédance de sortie du transistor. Ce circuit d'adaptation agit de mairère à ce que les Drain du transistors voient (25 + j0)  $\Omega$  comme étant  $Z_{out half}^*$ . Pour ce faire, les parties réactives de  $Z_{out half}$  and  $Z_{out half}^*$  doivent s'annuler et les parties résistives doivent être égales de manière à fournir le transfert de puissance le plus efficace.



Fig. 15 Componenten van het uitgangsnetwerk (één zijde) Fig. 15 Composants du circuit d'entrée (pour un côté)

#### 4.4.3. Comparaison entre les valeurs théoriques et pratiques

Avec les valeurs théoriques obtenues, l'amplificateur a été construit mais au final, il ne fournissait pas la puissance escomptée et le rendement était inférieur à 50 %. Aussi, la valeur des composants a été optimisée afin d'améliorer la puissance de sortie, le rendement et le VSWR d'entrée. La méthode utilisée à cette fin était simplement une méthode d'"essais et erreurs"...

Ce n'est pas une méthode très scientifique mais n'ayant pas de moyen de mesurer les impédances réelles du transistor et n'ayant pas accès à de célèbres softwares de simulations non-linéaires, il ne m'a pas été possible de procéder autrement. Les tableaux ci-dessous indiquent les différences entre les valeurs théoriques et les valeurs réelles des composants après optimisation.

## Tableau 2

Circuit d'entrée						
Composant	Valeur théorique	Valeur réelle				
Strip-line	0,023 λ	0,023 λ				
Shunt Capacitor	324 pF	324 pF				
Strip-line	0,049 λ	0,057 λ				
Shunt Capacitor	36 pF	Variable 44⇔76 pF				
Shunt Capacitor	-	10 pF @ entrée du Balun				
		(C24 sur carte RF)				

Uitgangsnetwerk					
Component	Theoretisch	Actueel			
Serie Capaciteit	282 pF	282 pF			
Shunt Capaciteit	52 pF	52 pF			
Stripline	0,062 λ	0,062 λ			
Shunt Capaciteit	112 pF	112 pF			
Stripline	0,015 λ	0,015 λ			
Shunt Capaciteit	335 pF	300 pF			
Stripline	0,014 λ	0,013 λ			

De verschillen tussen reële en berekende waarden staan in vetjes afgedrukt. Merk op dat de reële waarden exact gelijk zijn aan de berekende waarden of toch zeer dicht in de buurt ervan komen.

Het verschil in het ingangsnetwerk kan worden verklaard door het feit dat het dempingscircuit (zie verder **4.6.**) voor stabiliteitsdoeleinden, nieuwe componenten toevoegt en zodoende de impedantie wijzigt. Proefondervindelijk werd ook vastgesteld dat de toevoeging van een shuntcapaciteit van 10 pF vooraan de ingangsbalun (C24 op de RF kaart) het terugkaatsverlies vermindert.

Algemeen bekeken kan men de volgende oorzaken opsommen wanneer een versterker niet werkt (winst, rendement, uitgangsvermogen) zoals voorzien volgens de theoretische waarden van de onderdelen van de aanpassingsnetwerken:

- Spreiding op de transistorkarakteristieken (verschillende fabricatieloten kunnen leiden tot geringe impedantieverschillen; de impedanties in de databladen zijn gemiddelde waarden)
- Spreiding op de diëlektrische PCB-eigenschappen, met in hoofdzaak een impact op de RF-banen (striplijnen)
- Afrondingsfouten van gegevens uit het Smith-diagram
- Afrondingsfouten door afleiding van grafische gegevens uit de databladen
- Tolerantie op de onderdelen
- De waarde van de transistorbelasting kan verschillen naargelang de bedrijfsklasse (zie verder **4.5.**)
- Ruststroom (Idq), drainspanning (Vdd) en gate-source weerstand wijken af van de waarden in het datablad (indien vermeld)
- Onderlinge koppeling tussen de striplijnen (Push-Pull)
- Onvolmaaktheden van de baluns

#### Tableau 3

Circuit de sortie					
Composant	Valeur théorique	Valeur réelle			
Series Capacitor	282 pF	282 pF			
Shunt Capacitor	52 pF	52 pF			
Strip-line	0,062 λ	0,062 λ			
Shunt Capacitor	112 pF	112 pF			
Strip-line	0,015 λ	0,015 λ			
Shunt Capacitor	335 pF	300 pF			
Strip-line	0,014 λ	0,013 λ			

Les différences sont mises en **gras**. On constate que les valeurs réelles, effectivement en place dans l'amplificateur fonctionnel sont les mêmes ou relativement proches des valeurs théoriques.

Les différences dans le circuit d'entrée peuvent être expliquées par le fait que le circuit d'amortissement (voir chapitre **4.6.**) utilisé pour la stabilisation de l'amplificateur introduit des nouveaux composants et de fait modifie l'impédance. Il a également été trouvé expérimentalement que l'ajout d'un condensateur shunt de 10 pF devant le Balun d'entrée (C24 sur la carte RF) améliore le Return Loss d'entrée.

D'un point de vue général, si un amplificateur ne délivre pas les performances espérées (gain, rendement, puissance de sortie) suivant les valeurs théoriques des composants d'adaptation, les raisons peuvent être:

- Dispersion dans les caractéristiques du transistor (différents lots de production engendrent des impédances légèrement différentes, celles fournies dans les data sheets étant des moyennes).
- Dispersion dans les caractéristiques du diélectrique du PCB (circuit imprimé), impactant principalement les pistes RF (strip-lines).
- Arrondis des valeurs obtenues sur l'abaque de Smith.
- Arrondis dus à la dérivation graphique des données fournies dans les data sheets.
- Tolérances des composants.
- Selon la classe de fonctionnement (angle de conduction), la valeur de la charge présentée au transistor peu varier (voir chapitre **4.5.**).
- Un courant de repos (Idq), une tension de Drain (Vdd) et une résistance Gate-Source différents de ceux indiqués dans la data sheets (si indiqués).
- Couplage mutuel entre les strip-lines (Push-Pull).
- Imperfections des Baluns.

# The RF MOSFET Line **RF Power Field-Effect Transistor** N-Channel Enhancement-Mode MOSFET

Designed for broadband commercial and military applications at frequencies to 175 MHz. The high power, high gain and broadband performance of this device makes possible solid state transmitters for FM broadcast or TV channel frequency bands.

- Guaranteed Performance at 175 MHz, 28 V: Output Power — 300 W
  - Output Power 300 W Gain — 12 dB (14 dB Typ) Efficiency — 50%
- Low Thermal Resistance 0.35°C/W
- Ruggedness Tested at Rated Output Power
- Nitride Passivated Die for Enhanced Reliability





Bijlage 1. Datablad MRF141G (fragmenten) Annexe 1. Data sheet du transistor MRF141G (extraits)

# MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	VDSS	65	Vdc
Drain-Gate Voltage	VDGO	65	Vdc
Gate-Source Voltage	V <sub>GS</sub>	±40	Vdc
Drain Current — Continuous	٦D	32	Adc
Total Device Dissipation @ T <sub>C</sub> = 25°C Derate above 25°C	PD	500 2.85	Watts W/°C
Storage Temperature Range	T <sub>stg</sub>	-65 to +150	°C
Operating Junction Temperature	TJ	200	°C
THERMAL CHARACTERISTICS			

Characteristic		Max	Unit
Thermal Resistance, Junction to Case		0.35	°C/W

# ELECTRICAL CHARACTERISTICS (T<sub>C</sub> = 25°C unless otherwise noted)

Characteristic	Symbol	Min	Тур	Max	Unit	
DFF CHARACTERISTICS (1)						
Drain–Source Breakdown Voltage (V <sub>GS</sub> = 0, I <sub>D</sub> = 100 mA)	V <sub>(BR)DSS</sub>	65		_	Vdc	
Zero Gate Voltage Drain Current (V <sub>DS</sub> = 28 V, V <sub>GS</sub> = 0)	IDSS	<u> </u>		5.0	mAde	
Gate-Body Leakage Current (V <sub>GS</sub> = 20 V, V <sub>DS</sub> = 0)	IGSS	_		1.0	μAdc	
ON CHARACTERISTICS (1)						
Gate Threshold Voltage (V <sub>DS</sub> = 10 V, I <sub>D</sub> = 100 mA)	VGS(th)	1.0	3.0	5.0	Vdc	
Drain-Source On-Voltage (V <sub>GS</sub> = 10 V, I <sub>D</sub> = 10 A)	VDS(on)	0.1	0.9	1.5	Vdc	
Forward Transconductance ( $V_{DS} = 10 \text{ V}, I_D = 5.0 \text{ A}$ )	9fs	5.0	7.0	_	mhos	
DYNAMIC CHARACTERISTICS (1)						
Input Capacitance ( $V_{DS} = 28 \text{ V}, V_{GS} = 0, f = 1.0 \text{ MHz}$ )	Ciss		350	_	pF	
Output Capacitance $(V_{DS} = 28 \text{ V}, V_{GS} = 0, f = 1.0 \text{ MHz})$	C <sub>oss</sub>		420	-	pF	
Reverse Transfer Capacitance (V <sub>DS</sub> = 28 V, V <sub>GS</sub> = 0, f = 1.0 MHz)	Crss		35		pF	
FUNCTIONAL TESTS (2)						
Common Source Amplifier Power Gain (V <sub>DD</sub> = 28 V, P <sub>out</sub> = 300 W, I <sub>DQ</sub> = 500 mA, f = 175 MHz)	Gps	12	14	-	dB	
Drain Efficiency (V <sub>DD</sub> = 28 V, P <sub>out</sub> = 300 W, f = 175 MHz, I <sub>D</sub> (Max) = 21.4 A)	η	45	55	_	%	
Load Mismatch (V <sub>DD</sub> = 28 V, P <sub>out</sub> = 300 W, I <sub>DQ</sub> = 500 mA, f = 175 MHz, VSWR 5:1 at al Phase Angles)	Ψ	No Degradation in Output Power		er		

NOTES:

Each side measured separately.
Measured in push-pull configuration.

7/8-2007

# TYPICAL CHARACTERISTICS









Annexe 3. Equations de transformation d'une impédance série <> parallèle

# Bronvermeldingen

- [1]: "100-450 MHz 250 W Power Amplifier with the BLF548 MOSFET", Philips AN98021, March 1998
- [2]: "RF Power Device Impedances: Practical Considerations", Motorola AN1526, 1991
- [3]: Software "Smith V2.03" by Fritz Dellsperger, http://www.fritz.dellsperger.net

# Références

- [1]: "100-450 MHz 250 W Power Amplifier with the BLF548 MOSFET", Philips AN98021, March 1998
- [2]: "RF Power Device Impedances: Practical Considerations", Motorola AN1526, 1991
- [3]: Software "Smith V2.03" by Fritz Dellsperger, http://www.fritz.dellsperger.net